

BEST AVAILABLE COPY

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-198655

(43)Date of publication of application : 12.07.2002

(51)Int.Cl.

H05K 3/46

H01L 23/12

H05K 1/02

H05K 1/16

(21)Application number : 2001-246722

(71)Applicant : IND TECHNOL RES INST

(22)Date of filing : 15.08.2001

(72)Inventor : CHOU YOUNG HUANG

SHEEN JYH WEN

TSENG WEN JEN

WANG CHIN LI

CHIN KENKO

TANG CHING WEN

(30)Priority

Priority number : 2000 254219 Priority date : 07.12.2000 Priority country : US

2001 823844 30.03.2001

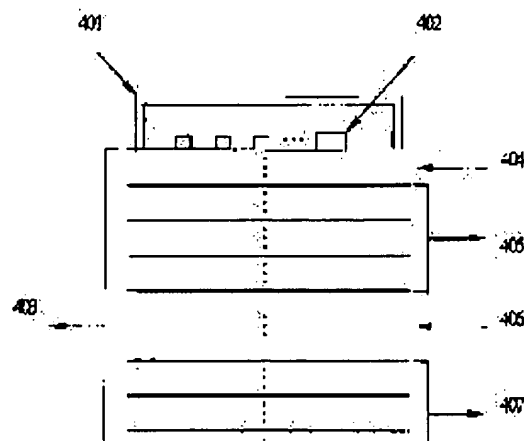
US

(54) HIGHLY INTEGRATED MULTILAYER CIRCUIT MODULE PROVIDED WITH BURIED DRIVEN ELEMENT AND CERAMIC SUBSTRATE

(57)Abstract:

PROBLEM TO BE SOLVED: To manufacture a highly matched multilayer circuit module using a plurality of ceramic substrates, and also to realize matching of such modules.

SOLUTION: Integrated circuit elements are installed on one or two surface layers of a circuit module, and the multilayer structure is divided into three matching regions: inner interconnection matching region, basic driven element matching region, and high frequency driven element matching region. An interconnection layer is formed in the inner interconnection matching region, and an integrated circuit is



connected to the interconnection layer. The basic driven element matching region includes a capacitor, resistance, and inductor layers. A filter, coupler, and balance-to-unbalance resistor converter are formed in the high frequency driven element matching region. The elements are separated by the separated ground surface to prevent the electromagnetic interference. Standard input/output contacts are formed on the surface of the bottom layer to turn the circuit module to a moduled element.

LEGAL STATUS

[Date of request for examination] 15.08.2001

[Date of sending the examiner's decision of rejection] 07.12.2004

[Kind of final disposal of application other than the
examiner's decision of rejection or application
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2002-198655

(P 2002-198655A)

(43) 公開日 平成14年7月12日 (2002. 7. 12)

(51) Int. Cl. ⁷	識別記号	F I	テ-マコ-ド (参考)
H 0 5 K 3/46		H 0 5 K 3/46	Q 4E351
			H 5E338
H 0 1 L 23/12		H 0 1 L 23/12	3 0 1 C 5E346
	3 0 1	H 0 5 K 1/02	P
H 0 5 K 1/02		1/16	B
審査請求 有	請求項の数 5 6	O L	(全 1 7 頁) 最終頁に続く

(21) 出願番号 特願2001-246722 (P2001-246722)

(22) 出願日 平成13年8月15日 (2001. 8. 15)

(31) 優先権主張番号 60/254219

(32) 優先日 平成12年12月7日 (2000. 12. 7)

(33) 優先権主張国 米国 (U S)

(31) 優先権主張番号 09/823844

(32) 優先日 平成13年3月30日 (2001. 3. 30)

(33) 優先権主張国 米国 (U S)

(71) 出願人 390023582

財団法人工業技術研究院

台湾新竹縣竹東鎮中興路四段195號

(72) 発明者 周 詠晃

台湾宜蘭縣羅東鎮信義里32鄰中華路200巷5號

(72) 発明者 沈 志文

台湾新竹市光復路一段89巷121號13樓之二

(72) 発明者 曾 文仁

台湾高雄市鼓山區鐵路街25巷4號

(74) 代理人 100082304

弁理士 竹本 松司 (外5名)

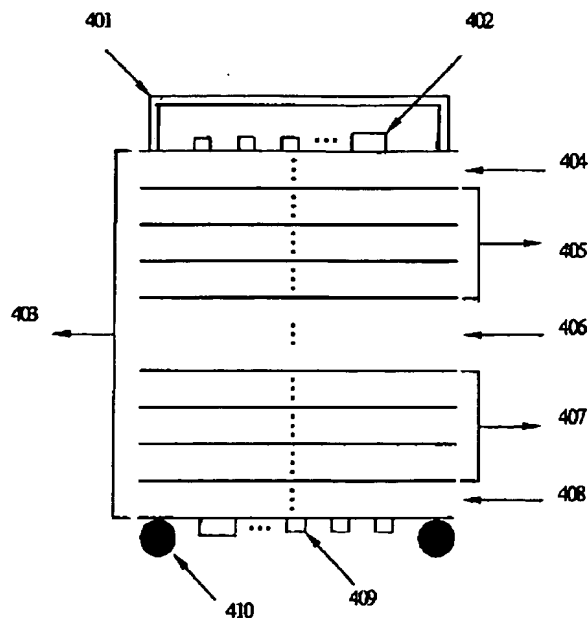
最終頁に続く

(54) 【発明の名称】 埋め込まれた従動素子とセラミック基板を具えた高集積多層回路モジュール

(57) 【要約】

【課題】 複数のセラミック基板を用いて高整合多層回路モジュールを製造及び整合させる。

【解決手段】 集積回路素子を回路モジュールの一層或いは二層の表層に取り付け、その多層構造を内部配線整合領域、基本従動素子整合領域及び高周波従動素子整合領域の三種類の整合領域に分ける。配線層を内部配線整合領域内に形成し集積回路を接続する。基本従動素子整合領域がコンデンサ、抵抗及びインダクタ層を含む。フィルタ、カプラ及び平衡非平衡抵抗変換器を高周波従動素子整合領域内に形成する。隔離接地面により素子を隔離して電磁の干渉を防止する。標準の入出力接点を底層表面に形成して回路モジュールをモジュール化素子となす。



【特許請求の範囲】

【請求項 1】 多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュールにおいて、複数の整合領域に区画されて少なくとも一つの内部配線整合領域と、少なくとも一つの基本従動素子整合領域と、少なくとも一つの高周波従動素子整合領域を含む、複数の基板層と金属層と、この回路モジュールの上層と底層表面中の少なくとも一層に取り付けられた、複数の回路素子と、を具え、該内部配線整合領域が、少なくとも一つの配線層を含み、この複数の回路素子間の回路配線とされ、該基本従動素子整合領域が少なくとも一つの基本従動素子層を含み、且つこの高周波従動素子整合領域が高周波従動素子を含むことを特徴とする、多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 2】 前記基本従動素子整合領域が少なくとも一つのコンデンサ層を含むことを特徴とする、請求項 1 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 3】 前記基本従動素子整合領域が少なくとも一つのコンデンサ層上に形成されたスタック式コンデンサを含むことを特徴とする、請求項 2 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 4】 前記基本従動素子整合領域が少なくとも一つのコンデンサ層上に形成されたプリント式コンデンサを含むことを特徴とする、請求項 2 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 5】 前記基本従動素子整合領域が少なくとも一つのコンデンサ層上に形成された少なくとも一つの抵抗或いはインダクタを含むことを特徴とする、請求項 2 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 6】 前記基本従動素子整合領域が少なくとも一つの抵抗層を含むことを特徴とする、請求項 1 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 7】 前記基本従動素子整合領域が少なくとも一つの抵抗層上に形成された少なくとも一つのコンデンサ或いはインダクタを含むことを特徴とする、請求項 6 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 8】 前記基本従動素子整合領域が少なくとも一つのインダクタ層を含むことを特徴とする、請求項 1 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 9】 前記基本従動素子整合領域が少なくとも一つのインダクタ層上に形成された螺旋線で形成された

インダクタを含むことを特徴とする、請求項 8 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 10】 前記基本従動素子整合領域が少なくとも一つのインダクタ層上の伝送線で形成された高周波短絡伝送線或いは高周波抵抗伝送線を含むことを特徴とする、請求項 8 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 11】 前記基本従動素子整合領域が少なくとも一つのインダクタ層上に形成された少なくとも一つのコンデンサ或いは抵抗を含むことを特徴とする、請求項 8 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 12】 前記高周波従動素子整合領域が高周波フィルタを含むことを特徴とする、請求項 1 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 13】 前記高周波従動素子整合領域が高周波カプラを含むことを特徴とする、請求項 1 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 14】 前記高周波従動素子整合領域が高周波平衡非平衡抵抗変換器を含むことを特徴とする、請求項 1 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 15】 前記高周波従動素子整合領域がアンテナを含むことを特徴とする、請求項 1 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 16】 前記多層回路モジュールにおいて、複数の整合領域中の各一つの領域が少なくとも一つの隔離接地面を具えてその上に形成された素子を隔離することを特徴とする、請求項 1 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 17】 前記配線層が少なくとも一つの隔離接地面を具えてその上の回路配線経路を隔離することを特徴とする、請求項 1 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 18】 前記従動素子層が少なくとも一つの隔離接地面を具えてその上に形成される回路配線経路を隔離することを特徴とする、請求項 1 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 19】 前記多層回路モジュールにおいて、異なる整合領域内で或いは異なる層の素子が注入孔で接続されたことを特徴とする、請求項 1 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 20】 前記多層回路モジュールにおいて、複

数の基板層がセラミック基板を含むことを特徴とする、請求項 1 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 2 1】 前記多層回路モジュールにおいて、内部配線整合領域が回路素子を取り付けた上層或いは底層表面に近接して設けられたことを特徴とする、請求項 1 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 2 2】 前記多層回路モジュールにおいて、基本従動素子整合領域と内部配線整合領域が隣り合い、該基本従動素子整合領域がコンデンサ層を含み該内部配線整合領域と隣り合い且つコンデンサ層と隣り合うことを特徴とする、請求項 1 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 2 3】 前記多層回路モジュールにおいて、基本従動素子整合領域が該抵抗層の後ろにさらにインダクタ層を含むことを特徴とする、請求項 2 2 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 2 4】 前記多層回路モジュールにおいて、回路素子が回路モジュールの上層表面のみに取り付けられ、高周波従動素子整合領域が抵抗層の後ろに形成され、且つインダクタ層が高周波従動素子整合領域の後ろに形成されたことを特徴とする、請求項 2 2 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 2 5】 前記多層回路モジュールにおいて、内部配線整合領域が隔離接地面に近接し、該隔離接地面が回路素子を取り付けた上層或いは底層表面に近接することを特徴とする、請求項 1 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 2 6】 前記多層回路モジュールにおいて、回路素子が回路モジュールの上層と底層表面に取り付けられ、且つ高周波従動素子整合領域が複数の基板層と金属層の中間層を含むことを特徴とする、請求項 1 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 2 7】 前記多層回路モジュールにおいて、基本従動素子整合領域が高周波従動素子整合領域の両辺に形成されたことを特徴とする、請求項 2 6 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 2 8】 前記多層回路モジュールにおいて、上層と底層表面がいずれも内部配線整合領域と隣り合い、高周波従動素子整合領域の近隣の基本従動素子整合領域の後ろに位置することを特徴とする、請求項 2 7 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュール。

【請求項 2 9】 多層回路モジュールの製造方法において、以下のステップ、即ち、

- a. 該回路モジュールを、少なくとも一つの内部配線整合領域、少なくとも一つの基本従動素子整合領域及び少なくとも一つの高周波従動素子整合領域を含む複数の整合領域に分けるステップ、
 - b. 内部配線整合領域内に、少なくとも一つの配線層を形成して複数の回路素子間の回路接続を行うステップ、
 - c. 基本従動素子整合領域内に、少なくとも一つの基本従動素子層を形成するステップ、
 - d. 高周波従動素子整合領域内に、複数の高周波従動素子を形成するステップ、
 - e. 回路モジュールの上層と底層表面の少なくとも一層に複数の回路素子を取り付けるステップ、
- を含むことを特徴とする、多層回路モジュールの製造方法。

【請求項 3 0】 前記基本従動素子整合領域内に少なくとも一つのコンデンサ層を形成することを特徴とする、請求項 2 9 に記載の多層回路モジュールの製造方法。

【請求項 3 1】 前記少なくとも一つのコンデンサ層上に一つのスタック式スタック式コンデンサを形成することを特徴とする、請求項 3 0 に記載の多層回路モジュールの製造方法。

【請求項 3 2】 前記少なくとも一つのコンデンサ層上にプリント式コンデンサを形成することを特徴とする、請求項 3 0 に記載の多層回路モジュールの製造方法。

【請求項 3 3】 前記少なくとも一つのコンデンサ層上に少なくとも一つの抵抗或いはインダクタを形成することを特徴とする、請求項 3 0 に記載の多層回路モジュールの製造方法。

【請求項 3 4】 前記基本従動素子整合領域に少なくとも一つの抵抗層を形成することを特徴とする、請求項 2 9 に記載の多層回路モジュールの製造方法。

【請求項 3 5】 前記少なくとも一つの抵抗層上に少なくとも一つのコンデンサ或いはインダクタを形成することを特徴とする、請求項 3 4 に記載の多層回路モジュールの製造方法。

【請求項 3 6】 前記基本従動素子整合領域内に少なくとも一つのインダクタ層を形成することを特徴とする、請求項 2 9 に記載の多層回路モジュールの製造方法。

【請求項 3 7】 前記少なくとも一つのインダクタ層上に螺旋線で一つのインダクタを形成することを特徴とする、請求項 3 6 に記載の多層回路モジュールの製造方法。

【請求項 3 8】 前記少なくとも一つのインダクタ層上に伝送線で高周波短絡伝送線或いは高周波抵抗伝送線を形成することを特徴とする、請求項 3 6 に記載の多層回路モジュールの製造方法。

【請求項 3 9】 前記少なくとも一つのインダクタ層上に一つのコンデンサ或いは抵抗を形成することを特徴と

する、請求項 36 に記載の多層回路モジュールの製造方法。

【請求項 40】 前記高周波従動素子整合領域に高周波フィルタを形成することを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法。

【請求項 41】 前記高周波従動素子整合領域内に高周波カプラを形成することを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法。

【請求項 42】 前記高周波従動素子整合領域内に高周波平衡非平衡抵抗変換器を形成することを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法。

【請求項 43】 前記高周波従動素子整合領域内にアンテナを形成することを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法。

【請求項 44】 前記複数の整合領域中の各一つの領域が少なくとも一つの隔離接地面を有してその上の素子を隔離することを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法。

【請求項 45】 前記配線層が少なくとも一つの隔離接地面を具えてその上の回路配線経路を隔離することを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法。

【請求項 46】 前記従動素子層が少なくとも一つの隔離接地面を具えてその上に形成された回路配線経路を隔離することを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法。

【請求項 47】 前記多層回路モジュールの製造方法において、異なる整合領域内で或いは異なる層の素子が注入孔で接続されたことを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法。

【請求項 48】 前記多層回路モジュールの製造方法において、複数の基板層がセラミック基板と複数の整合領域に区分された金属層を含むことを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法。

【請求項 49】 前記多層回路モジュールの製造方法において、内部配線整合領域が回路素子を取り付けた上層或いは底層表面に近接して形成されたことを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法。

【請求項 50】 前記多層回路モジュールの製造方法において、基本従動素子整合領域と内部配線整合領域が隣り合い、該基本従動素子整合領域がコンデンサ層を含み該内部配線整合領域と隣り合い且つコンデンサ層と隣り合うことを特徴とする、請求項 49 に記載の多層回路モジュールの製造方法。

【請求項 51】 前記多層回路モジュールの製造方法において、基本従動素子整合領域が該抵抗層の後ろにさらにインダクタ層を含むことを特徴とする、請求項 50 に記載の多層回路モジュールの製造方法。

【請求項 52】 前記多層回路モジュールの製造方法に

において、回路素子が回路モジュールの上層表面のみに取り付けられ、高周波従動素子整合領域が抵抗層の後ろに形成され、且つインダクタ層が高周波従動素子整合領域の後ろに形成されたことを特徴とする、請求項 50 に記載の多層回路モジュールの製造方法。

【請求項 53】 前記多層回路モジュールの製造方法において、内部配線整合領域が隔離接地面に近接し、該隔離接地面が回路素子を取り付けた上層或いは底層表面に近接することを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法。

【請求項 54】 前記多層回路モジュールの製造方法において、回路素子が回路モジュールの上層と底層表面に取り付けられ、且つ高周波従動素子整合領域が複数の基板層と金属層の中間層を含むことを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法。

【請求項 55】 前記多層回路モジュールの製造方法において、基本従動素子整合領域が高周波従動素子整合領域の両辺に形成されたことを特徴とする、請求項 54 に記載の多層回路モジュールの製造方法。

【請求項 56】 前記多層回路モジュールの製造方法において、上層と底層表面がいずれも内部配線整合領域と隣り合い、高周波従動素子整合領域の近隣の基本従動素子整合領域の後ろに位置することを特徴とする、請求項 55 に記載の多層回路モジュールの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、多層回路モジュールに係り、さらに詳しくは、多層セラミック基板と埋め込まれた従動素子を具えた高整合多層回路モジュール及びその設計と整合方法に関する。

【0002】

【従来の技術】図 1 は、現代のワイヤレス通信システムの回路構造を示す。このシステムの基本要件は、RF 前端回路 101、変調と復調モジュール 102、ベースバンド制御回路 103、及びフラッシュメモリモジュール 104 を含む。これらの各基本要件は関係する周辺デバイスと組み合わせられるそれぞれの集積回路を具えてシステムに明記された要求を満たす必要な機能を提供する。該システムはまた、高周波数フィルタ 108、平衡非平衡抵抗変換器 (balun) 105、スイッチングダイオード 106、パワー増幅器 107、及びアンテナ 109 を含む。

【0003】このようなシステムを設計するための伝統的な手段は、通常、システムの複数のサブモジュールに分けることである。各サブモジュールは個別に設計、試験される。サブモジュールはそれから一つに整合されて図 2 に示される全体システムとされる。図 2 のワイヤレス通信システムは、アンテナ 201、フィルタ 202、平衡非平衡抵抗変換器 203、高周波数スイッチ 204、トランジスタ 205、フラッシュメモリモジュール

206、周辺従動素子207、基本周波数集積回路素子208、及びRF集積回路素子209を含む。この周辺従動素子はコンデンサ、抵抗及びインダクタを含む。

【0004】現代の通信システムの含む複雑性のため、伝統的な設計と発展の手段は非常に複雑で難しかった。特に、整合段階中にはサブモジュールに対して多くの変更を行って製品のスペックと機能的要求を満たすようにする必要がある。さらに、各サブモジュールは最良の整合結果を得るために、部分的な改修を行う必要がある。ゆえに、整合時には研究開発コストと時間が増加した。

【0005】このほか、現在の製品の軽薄短小、多機能化の傾向の下で、このような整合方式は徐々に最終的な製品の要求を満たすことができなくなっている。現在回路の整合技術は、FR4基板を重ねて圧迫し多層の構造を作り、これは図3に示されるとおりである。

【0006】図3の断面図より分かるように、上整合層302は上層集積回路306、上層従動素子307、及び上層主動素子308を含む。底整合層405は、底層従動素子309と311、底層集積回路310、及び底層主動素子312を含む。内部配線層(inter connection layer)303は各素子の間で信号の接続経路(signal connection path)を提供し、並びに隔離接地面(shielding ground plane)304で素子と信号接続経路を隔離し、これにより電磁干渉を防止している。アンテナ301が上層の表面上に取り付けられている。

【0007】図3に示されるように、このような集積回路素子及びその周辺素子は、多層構造の上層と底層に設けられる。回路と素子を接続するための信号線はほとんどがこの多層構造の中間層に設けられ、これによりシステム設計の弾性を増加している。チップ設計者が回路の設計を改善して周辺従動素子の使用数を改善しなければ、このような整合方式では製品の大きさを減少することができない。

【0008】現在の通信システムの回路構造中、使用される素子中で最も場所をとり且つ数量が多いのは従動素子である。このような従動素子は、コンデンサ、抵抗、インダクタ、フィルタ、平衡非平衡抵抗変換器(balun)、カプラ、及びアンテナを含む。全体の素子の数量により評価すると、これらの従動素子は全体の素子数量の約95%を占め、その体積は全体のシステムの約80%を占める。加えて、回路の各サブモジュール間の整合マッチングネットワークの占める空間と面積が相当ある。

【0009】ゆえに上述の伝統的な多層技術の利用は、ただ埋め込まれた信号線により回路モジュールのコンパクト度を高めるだけしかできず、並びに有効に製品中の従動素子の占める面積或いは体積を減らすことができなかった。さらに、一つのワイヤレス通信システム内で、

アンテナの取り付けは、その特性を考慮し、整合時の対応位置を考慮して設置しなければならず、これもまたマルチモジュールの整合面積を浪費した。

【0010】

【発明が解決しようとする課題】本発明は上述の伝統的な整合多層回路構造の欠点を克服する。その主要な目的の一つは、多層回路モジュールの改良構造を提供することにある。もう一つの目的は、この構造を計画し設計する方法を提供し、及び多層回路モジュール内の主動素子、基本従動素子、高周波従動素子及び接地面の組合せを提供する。本発明のもう一つの目的は、多層回路モジュールに対して各種の素子を整合させる方法を提供する。

【0011】

【課題を解決するための手段】請求項1の発明は、多層セラミック基板と埋め込まれた従動素子を具えた高整合多層回路モジュールにおいて、複数の整合領域に区画されて少なくとも一つの内部配線整合領域と、少なくとも一つの基本従動素子整合領域と、少なくとも一つの高周波従動素子整合領域を含む、複数の基板層と金属層と、この回路モジュールの上層と底層表面中の少なくとも一層に取り付けられた、複数の回路素子と、を具え、該内部配線整合領域が、少なくとも一つの配線層を含み、この複数の回路素子間の回路配線とされ、該基本従動素子整合領域が少なくとも一つの基本従動素子層を含み、且つこの高周波従動素子整合領域が高周波従動素子を含むことを特徴とする、多層セラミック基板と埋め込まれた従動素子を具えた高整合多層回路モジュールとしている。請求項2の発明は、前記基本従動素子整合領域が少なくとも一つのコンデンサ層を含むことを特徴とする、請求項1に記載の多層セラミック基板と埋め込まれた従動素子を具えた高整合多層回路モジュールとしている。請求項3の発明は、前記基本従動素子整合領域が少なくとも一つのコンデンサ層上に形成されたスタック式コンデンサを含むことを特徴とする、請求項2に記載の多層セラミック基板と埋め込まれた従動素子を具えた高整合多層回路モジュールとしている。請求項4の発明は、前記基本従動素子整合領域が少なくとも一つのコンデンサ層上に形成されたプリント式コンデンサを含むことを特徴とする、請求項2に記載の多層セラミック基板と埋め込まれた従動素子を具えた高整合多層回路モジュールとしている。請求項5の発明は、前記基本従動素子整合領域が少なくとも一つのコンデンサ層上に形成された少なくとも一つの抵抗或いはインダクタを含むことを特徴とする、請求項2に記載の多層セラミック基板と埋め込まれた従動素子を具えた高整合多層回路モジュールとしている。請求項6の発明は、前記基本従動素子整合領域が少なくとも一つの抵抗層を含むことを特徴とする、請求項1に記載の多層セラミック基板と埋め込まれた従動素子を具えた高整合多層回路モジュールとしている。請求

項7の発明は、前記基本従動素子整合領域が少なくとも一つの抵抗層上に形成された少なくとも一つのコンデンサ或いはインダクタを含むことを特徴とする、請求項6に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項8の発明は、前記基本従動素子整合領域が少なくとも一つのインダクタ層を含むことを特徴とする、請求項1に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項9の発明は、前記基本従動素子整合領域が少なくとも一つのインダクタ層上に形成された螺旋線で形成されたインダクタを含むことを特徴とする、請求項8に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項10の発明は、前記基本従動素子整合領域が少なくとも一つのインダクタ層上の伝送線で形成された高周波短絡伝送線或いは高周波抵抗伝送線を含むことを特徴とする、請求項8に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項11の発明は、前記基本従動素子整合領域が少なくとも一つのインダクタ層上に形成された少なくとも一つのコンデンサ或いは抵抗を含むことを特徴とする、請求項8に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項12の発明は、前記高周波従動素子整合領域が高周波フィルタを含むことを特徴とする、請求項1に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項13の発明は、前記高周波従動素子整合領域が高周波カプラを含むことを特徴とする、請求項1に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項14の発明は、前記高周波従動素子整合領域が高周波平衡非平衡抵抗変換器を含むことを特徴とする、請求項1に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項15の発明は、前記高周波従動素子整合領域がアンテナを含むことを特徴とする、請求項1に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項16の発明は、前記多層回路モジュールにおいて、複数の整合領域中の各一つの領域が少なくとも一つの隔離接地面を具えてその上に形成された素子を隔離することを特徴とする、請求項1に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項17の発明は、前記配線層が少なくとも一つの隔離接地面を具えてその上の回路配線経路を隔離することを特徴とする、請求項1に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項18の発明は、前記従動素子層が少なくとも一つの隔離接地面を具えてその上に形成

される回路配線経路を隔離することを特徴とする、請求項1に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項19の発明は、前記多層回路モジュールにおいて、異なる整合領域内で或いは異なる層の素子が注入孔で接続されたことを特徴とする、請求項1に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項20の発明は、前記多層回路モジュールにおいて、複数の基板層がセラミック基板を含むことを特徴とする、請求項1に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項21の発明は、前記多層回路モジュールにおいて、内部配線整合領域が回路素子を取り付けた上層或いは底層表面に近接して設けられたことを特徴とする、請求項1に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項22の発明は、前記多層回路モジュールにおいて、基本従動素子整合領域と内部配線整合領域が隣り合い、該基本従動素子整合領域がコンデンサ層を含み該内部配線整合領域と隣り合い且つコンデンサ層と隣り合うことを特徴とする、請求項1に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項23の発明は、前記多層回路モジュールにおいて、基本従動素子整合領域が該抵抗層の後ろにさらにインダクタ層を含むことを特徴とする、請求項22に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項24の発明は、前記多層回路モジュールにおいて、回路素子が回路モジュールの上層表面のみに取り付けられ、高周波従動素子整合領域が抵抗層の後ろに形成され、且つインダクタ層が高周波従動素子整合領域の後ろに形成されたことを特徴とする、請求項22に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項25の発明は、前記多層回路モジュールにおいて、内部配線整合領域が隔離接地面に近接し、該隔離接地面が回路素子を取り付けた上層或いは底層表面に近接することを特徴とする、請求項1に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項26の発明は、前記多層回路モジュールにおいて、回路素子が回路モジュールの上層と底層表面に取り付けられ、且つ高周波従動素子整合領域が複数の基板層と金属層の中間層を含むことを特徴とする、請求項1に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請求項27の発明は、前記多層回路モジュールにおいて、基本従動素子整合領域が高周波従動素子整合領域の両辺に形成されたことを特徴とする、請求項26に記載の多層セラミック基板と埋め込まれた従動素子を含えた高整合多層回路モジュールとしている。請

請求項 28 の発明は、前記多層回路モジュールにおいて、上層と底層表面がいずれも内部配線整合領域と隣り合い、高周波従動素子整合領域の近隣の基本従動素子整合領域の後ろに位置することを特徴とする、請求項 27 に記載の多層セラミック基板と埋め込まれた従動素子を含んだ高整合多層回路モジュールとしている。請求項 29 の発明は、多層回路モジュールの製造方法において、以下のステップ、即ち、

- a. 該回路モジュールを、少なくとも一つの内部配線整合領域、少なくとも一つの基本従動素子整合領域及び少なくとも一つの高周波従動素子整合領域を含む複数の整合領域に分けるステップ、
 - b. 内部配線整合領域内に、少なくとも一つの配線層を形成して複数の回路素子間の回路接続を行うステップ、
 - c. 基本従動素子整合領域内に、少なくとも一つの基本従動素子層を形成するステップ、
 - d. 高周波従動素子整合領域内に、複数の高周波従動素子を形成するステップ、
 - e. 回路モジュールの上層と底層表面の少なくとも一層に複数の回路素子を取り付けるステップ、
- を含むことを特徴とする、多層回路モジュールの製造方法としている。請求項 30 の発明は、前記基本従動素子整合領域内に少なくとも一つのコンデンサ層を形成することを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法としている。請求項 31 の発明は、前記少なくとも一つのコンデンサ層上に一つのスタック式スタック式コンデンサを形成することを特徴とする、請求項 30 に記載の多層回路モジュールの製造方法としている。請求項 32 の発明は、前記少なくとも一つのコンデンサ層上にプリント式コンデンサを形成することを特徴とする、請求項 30 に記載の多層回路モジュールの製造方法としている。請求項 33 の発明は、前記少なくとも一つのコンデンサ層上に少なくとも一つの抵抗層を形成することを特徴とする、請求項 30 に記載の多層回路モジュールの製造方法としている。請求項 34 の発明は、前記基本従動素子整合領域内に少なくとも一つの抵抗層を形成することを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法としている。請求項 35 の発明は、前記少なくとも一つの抵抗層上に少なくとも一つのコンデンサ層を形成することを特徴とする、請求項 34 に記載の多層回路モジュールの製造方法としている。請求項 36 の発明は、前記基本従動素子整合領域内に少なくとも一つのインダクタ層を形成することを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法としている。請求項 37 の発明は、前記少なくとも一つのインダクタ層上に螺旋線で一つのインダクタを形成することを特徴とする、請求項 36 に記載の多層回路モジュールの製造方法としている。請求項 38 の発明は、前記少なくとも一つのインダクタ層上に伝送線が高周波短絡伝送線或いは高周波抵抗

伝送線を形成することを特徴とする、請求項 36 に記載の多層回路モジュールの製造方法としている。請求項 39 の発明は、前記少なくとも一つのインダクタ層上に一つのコンデンサ層を形成することを特徴とする、請求項 36 に記載の多層回路モジュールの製造方法としている。請求項 40 の発明は、前記高周波従動素子整合領域内に高周波フィルタを形成することを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法としている。請求項 41 の発明は、前記高周波従動素子整合領域内に高周波カプラを形成することを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法としている。請求項 42 の発明は、前記高周波従動素子整合領域内に高周波平衡非平衡抵抗変換器を形成することを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法としている。請求項 43 の発明は、前記高周波従動素子整合領域内にアンテナを形成することを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法としている。請求項 44 の発明は、前記複数の整合領域中の各一つの領域が少なくとも一つの隔離接地面を有してその上の素子を隔離することを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法としている。請求項 45 の発明は、前記配線層が少なくとも一つの隔離接地面を有してその上の回路配線経路を隔離することを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法としている。請求項 46 の発明は、前記従動素子層が少なくとも一つの隔離接地面を有してその上に形成された回路配線経路を隔離することを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法としている。請求項 47 の発明は、前記多層回路モジュールの製造方法において、異なる整合領域内で或いは異なる層の素子が注入孔で接続されたことを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法としている。請求項 48 の発明は、前記多層回路モジュールの製造方法において、複数の基板層がセラミック基板と複数の整合領域に区分された金属層を含むことを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法としている。請求項 49 の発明は、前記多層回路モジュールの製造方法において、内部配線整合領域が回路素子を取り付けた上層或いは底層表面に近接して形成されたことを特徴とする、請求項 29 に記載の多層回路モジュールの製造方法としている。請求項 50 の発明は、前記多層回路モジュールの製造方法において、基本従動素子整合領域と内部配線整合領域が隣り合い、該基本従動素子整合領域がコンデンサ層を含み該内部配線整合領域と隣り合い且つコンデンサ層と隣り合うことを特徴とする、請求項 49 に記載の多層回路モジュールの製造方法としている。請求項 51 の発明は、前記多層回路モジュールの製造方法において、基本従動素子整合領域が該抵抗層の後ろにさらにインダクタ層を含むことを特徴とする、請求項 50 に記載の多層回路モジュールの製

造方法としている。請求項52の発明は、前記多層回路モジュールの製造方法において、回路素子が回路モジュールの上層表面のみに取り付けられ、高周波従動素子整合領域が抵抗層の後ろに形成され、且つインダクタ層が高周波従動素子整合領域の後ろに形成されたことを特徴とする、請求項50に記載の多層回路モジュールの製造方法としている。請求項53の発明は、前記多層回路モジュールの製造方法において、内部配線整合領域が隔離接地面に近接し、該隔離接地面が回路素子を取り付けた上層或いは底層表面に近接することを特徴とする、請求項29に記載の多層回路モジュールの製造方法としている。請求項54の発明は、前記多層回路モジュールの製造方法において、回路素子が回路モジュールの上層と底層表面に取り付けられ、且つ高周波従動素子整合領域が複数の基板層と金属層の中間層を含むことを特徴とする、請求項29に記載の多層回路モジュールの製造方法としている。請求項55の発明は、前記多層回路モジュールの製造方法において、基本従動素子整合領域が高周波従動素子整合領域の両辺に形成されたことを特徴とする、請求項54に記載の多層回路モジュールの製造方法としている。請求項56の発明は、前記多層回路モジュールの製造方法において、上層と底層表面がいずれも内部配線整合領域と隣り合い、高周波従動素子整合領域の近隣の基本従動素子整合領域の後ろに位置することを特徴とする、請求項55に記載の多層回路モジュールの製造方法としている。

【0012】

【発明の実施の形態】本発明の多層回路モジュールは、複数のセラミック基板を含む。主動集積回路素子は、この回路モジュールの上層と底層表面の少なくとも一つの表面に取り付けられる。本発明のセラミック基板は現在ワイヤレス通信システムが使用する周波数幅上、十分高い品質因子 Q -factorを有する。このような基板の多周波数応答は相当に良好であり、これにより従動素子が十分に、直接に多層基板中に埋め込まれ、これにより上層と底層の表面上の従動素子の使用数が減る。ゆえに大幅にこの多層回路モジュールの大きさを減少できる。

【0013】回路モジュール内に使用される従動素子について、本発明内では、多層回路モジュールが複数の整合領域(integration region)に分けられる。この整合領域は、中間配線(interconnection)整合領域、基本従動素子(basic passive device)整合領域、及び高周波従動素子(high frequency passive device)整合領域に分けられる。中間配線整合領域の配線層(connection layers)はこの回路モジュールの表面上に設置された集積回路素子の間の配線を提供する。コンデンサ、抵抗及びインダクタはそれぞれ基本従動素子整合領域内の

各層内に形成される。高周波従動素子、例えばフィルタ、平衡非平衡抵抗変換器、カプラ及びアンテナは高周波従動素子整合領域内に形成される。

【0014】表層上の集積回路素子と配線層の間は、注入孔(filled via)を利用して信号接続が行われる。配線層は上層或いは底層の表面に近接しこれにより従動素子が数量の多い注入孔中で挿入しにくくなるのを防止する。基本従動素子整合領域は配線層の傍らに置かれる。基本従動素子整合領域はコンデンサ、抵抗、インダクタを含む。集積回路素子は通常、大量のコンデンサを必要とし、コンデンサ層は配線層に近接する。基本従動素子整合領域の後は高周波従動素子整合領域とされる。

【0015】電磁の干渉を防止するため、接地面で表層と配線層の間の有効な隔離を行う。コンデンサ層内の二つの隔離接地面の間にあって、コンデンサとその他の整合層が隔離される。接地注入孔もコンデンサを有効に隔離し、相互間のカプリングによりコンデンサ特性の偏差が形成されるのを防止する。高周波従動素子の入出力ピンは比較的少ないが、主体回路の設計のため比較的大きな連続空間を必要とする。高周波従動素子整合領域は注意深く多層回路モジュールの中間層に配置されて各一つの従動素子の特性を保持し且つ接地面と接地注入孔により隔離され、これにより相互間のカプリングにより形成される特性の偏差を防止する。

【0016】本発明の一つの実施例において、主動集積回路素子は多層回路モジュールの上層と底層の表面上に置かれる。こうして、高周波従動素子が中間層の、基本従動素子層の後と配線層の間に設計及び配置される。本発明はモジュール化素子の標準入出力規格に符合するBGA形態の接点を使用する。

【0017】本発明のもう一つの実施例において、主動集積回路素子はただ多層回路モジュールの上層表面上に置かれる。底層表面は入力と出力の接点を設計するために用いられ、隔離接地面の完成した接地が破壊される。本実施例では、基本従動素子層が二つの部分に分けられる。コンデンサと抵抗層が高周波従動素子層の一辺に配置され、インダクタ層がもう一辺に配置される。

【0018】

【実施例】図4は本発明のシステム化多層回路モジュール整合設計方法の一つの実施例を示す。その回路モジュールの構造は、低温共焼セラミック技術(Low Temperature Co-fired Ceramic)で構築された多層セラミック基板(Multi-layer Ceramic)を含む。このような多層の構造は、実際の回路で使用する従動素子により、複数の整合領域に分割される。

【0019】これらの整合領域は、内部配線整合領域、基本従動素子整合領域、及び高周波従動素子整合領域を含む、そのうち配線整合領域は配線層を含み、基本従動

素子整合領域はコンデンサ層、抵抗層及びインダクタ層に細分される。高周波従動素子整合領域はフィルタ、カプラ、平衡非平衡抵抗変換器及びアンテナを含む高周波従動素子を保留する。

【0020】各層間の信号線の接続は、埋孔の方式により実現され、並びに接地面を利用して相互に隔離されて干渉の発生を防止する。主動素子及び埋め込めない素子は上層或いは底層に置かれ、入出力はソルダバンプ接点の方式で、モジュールの底部に置かれてモジュール素子化の標準に符合させられる。

【0021】図4に示されるように、多層回路モジュールの構造は、複数のスタック式セラミック基板403を含む。回路素子は多層回路モジュールの上層と底層表面上に配置される。表層シールド金属401が上層表面上の素子402を被覆する。上層表面に接近するのは、配線層404を含む上半部配線整合領域である。複数の基本従動素子層405で上半部基本従動素子整合領域が構成されている。中間は、高周波従動素子層406を含む高周波従動素子整合領域である。高周波従動素子整合領域の下は複数の基本従動素子層407で形成された下半部従動素子整合領域とされる。配線層408の形成する下半部配線整合領域は下半部従動素子整合領域の下に置かれる。回路素子409が底層表面に配置される。BGA形態の接点410が入出力接点とされる。基本の整合領域区画と設計方式は以下のとおりである。

【0022】1. 上下の表層の設置：上下の表層素子を整然と設置し、信号線の接続を考慮せず、こうして空間の浪費を防止し、高周波信号線が直接素子の間を走るほか、その他のデジタル制御線及び直流電源供給線が注入孔の方式を利用し、直接下層の配線層に打ち込まれることにより実現し、配線層の層数は、回路の複雑度により決定し、配線層を直接表層素子の下に配置する目的は、回路整合時の困難度を減らすことにある。図5に示されるように、上向きに表層素子と接続し、下向きに従動素子整合層の素子と接続する。図5に示される例を参照されたい。回路モジュールの上層表面に回路素子501、502、外接従動素子503及び主動素子504が配置されている。配線層は接続線505を含み素子を接続する。注入孔506、507及び508は下向きに形成されて基本従動素子整合領域内の従動素子を配線層に接続する。隔離接地面509、510が素子の接地を提供して電磁の干渉を防止する。これは図5中のaに示されるようである。隔離接地面511と512が埋め込みプリント式コンデンサ516と埋め込みスタック式コンデンサ517を隔離し、これは図5のbに示されるとおりである。注入孔513、514及び515は上向きに形成されて従動素子を配線層に接続する。接続線522と注入孔523、524、525及び526は埋め込み抵抗521を配線層に接続し、これは図5のcに示されるとおりである。隔離接地面527と528は埋め込み

抵抗521を隔離する。一般には、表層集積回路のピンは相当に多く、さらにその他の表層周辺付属素子が大量の注入孔で下層に導入されて配線され、これによりその他の従動素子整合層が表層と配線層の間への設置に不適合となり、その他の従動素子を設計する時にこれらの注入孔の影響を受けて設計の困難度と複雑度が増加するのを防止する。このほか、内部に整合する従動素子の設計と実現に影響を与えないように、これらの入出力を底層に接続するのに必要な信号線はモジュールの周辺に配置されて直接底部の入出力接点に接続される。電磁干渉の問題を防止するため、配線層或いは表層素子の後ろに設置面を利用して内部整合領域を相互に隔離する。その方法は図6のaに示されるようである。シールド金属601が表層上に配置された表層素子602を被覆する。隔離接地面604が内部配線整合領域603を隔離する。この状況にあって、表層隔離の隔離接地面を不要とすることもできる。図6のbに示されるように、内部配線整合領域613が表層に近接し且つ隔離接地面304で隔離されている。素子612は表層上に配置され且つシールド金属611で被覆されている。表層と内部配線整合領域613の間には隔離接地面がない。RF回路隔離設置面の位置は表層高周波オーム線幅により適当な位置に決定されこれにより行程上の規則に符合する。

【0023】2. 基本従動素子整合領域：基本従動素子整合領域の整合素子はコンデンサ、インダクタ及び抵抗で、それぞれ規格され各自の整合層により実現される。これらの整合領域の前後の順序は各素子の使用数の多寡及び配線状況により配列される。基本的にコンデンサは回路中で使用される数量が最も多く、且つ大部分の配線層の配線はいずれもそのなかに整合されたコンデンサを有し、このため配線層の後にコンデンサ層を配置するのは両者間の整合作業に非常に役立つ。工程に基づき、コンデンサの製造方式は、1. スタック式、2. 印刷式に分けられる。これは図5のbに示されるとおりである。前者は比較的低い電容値のものの製造に適合し、比較的正確であるが、使用層数は比較的多い。後者は比較的高い電容値のものの製造に適合し、使用する層数は比較的少ないが、誤差が比較的大きく、成熟工程からみると、誤差は20%以内に制御されうる。スタック式コンデンサはモジュール厚さを考慮し、過多層数を使用して設計することはできない。使用する層数は少なく、同じ電容値に関しては占有する面積は比較的大きく、これと縮小化の本発明の意図とは違反し、このためこの方式で実現する最大電容値は、現在一般に、セラミック材料中に三層の金属層を使用して10pF以下の電容を設計するのが大きき上、比較的適合する。このほか、上下のその他の整合層を相互に隔離するため、このコンデンサ層は上下二つの隔離接地面中に被包される。これは図5bに示されるとおりである。接地拡散電容の影響により、コンデンサ層は比較的接地コンデンサの実現に適合する。基

本的に、現在ある回路構造中、接地コンデンサの占有する比率は比較的高く、このため設計の困難度を高めることなく、接地される各コンデンサ間に接地注入孔を利用して有効に相互間のカブリング効果を防止して特性への影響を防止することができる。抵抗の使用数はコンデンサの次であり、このためコンデンサ整合領域の後に配置される必要があり、製造方式は、基板上の二つの電極間に消耗性材質を印刷することにより、抵抗の特性を発生し、これは図5のcに示されるようである。最後にインダクタ整合層を配置し、インダクタの使用量は最少であるため、ここに配置する。製造方式は伝送線的方式でそれが定義する各層中の巻き線にあって、必要な等価インダクタに符合させ、例えば図7の巻き線702に示されるようである。インダクタ層は二つの隔離接地面703、704を有して隔離される。この整合層中にインダクタのほかの他の必要な伝送線回路、例えば高周波隔離回路或いは高周波短絡回路、例えば、インダクタ層の伝送線701も設計される。インダクタの大きさは巻き線の長さを決定し、周波数の高さもまた高周波隔離回路或いは高周波短絡回路の長さを設計する重要な根拠となり、これらの二つの因子が巻き線の必要な層数を決定する。インダクタ層の層数は注意深く制御され、モジュールの大きさと厚さと相互に組み合わせられ、これにより最良の整合効果を達成する。各巻き線モジュールもまた接地注入孔を利用して有効に隔離される。このほか、仮に回路中で使用するインダクタ数量が少なく、且つインダクタが比較的低ければ、表面回路空間の許容下で、直接微配線を利用してそのなかに設計され、インダクタ層の使用を節約する。

【0024】3. 高周波従動素子整合領域：高周波従動素子は、フィルタ、カプラ、平衡非平衡抵抗変換器及びアンテナを含む。これらの素子は回路中の入出力ピンが最少であるが、却って比較的大きな連続空間を主体回路の設計のために必要とする。このため最も適合する配置は全体構造中の中間層への配置である。各素子の設計は、各層を全て使用するわけではなく、各素子の設計時に使用する空間は接地面及び接地注入孔により隔離され、これにより相互間のカブリングによる特性の偏差の形成を防止する。素子の設計方式は基本理論のほか、モジュール全体の大きさ及び整合層の層数により適当に区画する必要がある。各素子間は素子の特性を保持する前提下で対応する配置位置を子細に考慮する必要があり、これにより最良の空間使用率と最少の干渉効果を達成できる。各整合層の内部素子の対応位置は絶対的なものではない。各設計者が異なる回路システムにより、最も適合する配置を行う。二面素子構造のモジュールについては、実現の方式は、上述の結果を利用し、高周波従動素子整合層を中心とし、上下それぞれに独立した配線整合層、基本従動素子整合層を設けて、上層と底層の素子を相互に整合させ、基本従動素子整合層中のコンデンサ整

合層は配線層と必ず隣り合うようにし、抵抗整合層及びインダクタ整合層の順序は回路により弾性変化させる。本発明に基づき、基本従動素子整合領域内のコンデンサ層は配線層と隣り合う。抵抗層及びインダクタ層の順序は、特定の回路の要求により弾性変化させる。注意すべきは、上述の三つの主要な整合層の配置の位置は不変で、そうでなければ、整合の困難度と複雑度が増加する。本発明のもう一つの実施例中において、回路モジュールは表層に回路素子が配置され底層表面が入出力接点の設計に用いられる。片面構造のモジュールでは、底部に入出力接点を設計する必要があるため、もともと完全な隔離接地面を破壊しうる。ゆえに高周波従動素子層はここに設置不能であり、上下の隔離接地面が完全な位置に配置する必要がある。このため基本従動素子層を二つの部分に分け、コンデンサ整合層と抵抗整合層の位置を保持し不変とし、インダクタ整合層を高周波従動素子層の後に移動させ(図8参照)、上述の要求に符合させる。図8に示される多層回路モジュール構造は、複数のスタック式セラミック基板803を含む。回路素子は多層回路モジュールの上層表面上に配置される。表層シールド金属801が上層表面上に配置された素子802を被覆する。上層表面近くは配線層804を含む内部配線整合領域とされる。上半部基本従動素子整合領域805はコンデンサ層と抵抗層を含む。高周波従動素子整合領域806はコンデンサ層と抵抗層の下に配置され、その下はインダクタ層を含む下半部基本従動素子整合領域807とされる。底層表面に設けられたBGA形態の接点808は入出力接点用とされる。底層表面に接地面809が形成される。図9は現在この技術を利用して開発された素子化微小型ブルートゥースワイヤレス通信モジュールの各層整合の状況である。このモジュールは両面素子構造とされ、並びに16層の基板により回路を整合させている。上層と底層ICはフリップチップパッケージ技術を利用し、集積回路が直接セラミック基板上に接合されて、伝統的なICパッケージの空間を節約している。図9に示されるように、上層表面素子領域901はフリップチップ技術を利用して取り付けられたRF集積回路素子905、スイッチングダイオード素子906、石英結晶振動器907及びトランジスタ908を含む。内部に15層の金属層を含む。前二つの金属層902は配線層とされて、信号配線経路と直流電源供給線とされる。上層表面上の素子と配線層の下の従動素子は注入孔で接続される。第3金属層903は隔離接地面とされる。第4、第5金属層904は高周波隔離整合或いは回路短絡に用いられる。第6金属層はもう一つの隔離接地面とされる。これは図10に示されるとおりである。第7から第11金属層と対応セラミック基板911は高周波従動素子整合層とされ、二つの埋め込み平衡非平衡抵抗変換器913と915、埋め込み高周波フィルタ914及び埋め込みアンテナ912を含む。第6と第12層

はそれぞれ二つの隔離接地面 916 と 917 とされる。各一つの素子が注入孔で接地面に接続されて隔離が行われる。図 11 中の第 13 と第 14 層は基本周波数信号配線とされる。第 15 層は基本周波数回路接地と一部の直流電源供給線とされる。接続線と基本周波数集積回路素子 924 及びフラッシュメモリモジュール 925 がフリップチップ技術を利用して取り付けられるほか、BGA 形態の入出力接点 926 が底層表面 923 に形成され且つ回路モジュールの周辺を囲み回路モジュールを標準のモジュール化素子として使用可能とする。

【0025】

【発明の効果】以上に記載したシステム化多層回路モジュールの整合設計方法は、ワイヤレス通信システム中の IC 主動素子と周辺に必要な従動素子を多層回路構造中に整合し、微小化高整合特性を有するワイヤレス通信システムを形成する。現在の通信システム回路中で、ここで提出される技術を利用して設計される小型素子化した個別サブモジュールを形成し、その後、外部の複雑な周辺回路を加えることなく、相互に整合させて、全体の微小化システムの設計を完成できる。

【0026】簡単な通信システムに関しては、この技術を利用して微小な空間中にあって全ての主要な回路を整合させ、並びにその設計した標準の素子入出力接点を利用し、直接応用必要な製品中に整合させ使用でき、製品の付加機能を高め、これにより研究開発コストと時間を減らすことができ、現在の軽薄短小機能の通信製品の開発に対して相当高い応用価値を有する。

【0027】本発明によると、多層回路モジュールは複数のセラミック基板を含む。主動集積回路素子はこの回路モジュールの上層と底層表面の少なくとも一層の表面に取り付けられる。本発明のセラミック基板は現在の無線通信製品の使用する周波数幅上、十分高い品質因子を有する。従動素子は直接多層基板中に埋め込まれて製造され、上層と底層の表面上の従動素子の使用数を減少する。ゆえに、大幅にこの多層回路モジュールの大きさを縮小する。

【0028】本発明の設計方法を利用し、各整合領域の使用方式を定義した後、許容層数範囲内にあって関係する従動素子を設計し、各層間で注入孔を利用して信号接続し、並びに隔離接地面を用いて素子を有効に隔離する。このほか、セラミック基板が良好な熱膨張計数を有し、これにより非常にその他の非パッケージの集積回路組成との整合に適合する。

【0029】以上に記載した本発明の最良の実施例に関し、基本従動素子整合領域は、個別のコンデンサ層、抵抗層及びインダクタ層を含む。しかし、もし該回路モジュールに多過ぎる基本従動素子を使用する必要がなければ、異なる種類の従動素子も同一層中に配置して層数と回路モジュールの大きさを減少できる。例えば、コンデンサ層中に抵抗或いはインダクタを挿入できる。抵抗層

中にコンデンサとインダクタを挿入することもでき、また、インダクタ層に抵抗或いはコンデンサを挿入できる。同様に、基本従動素子整合領域中の基本従動素子層の順序も改変して回路モジュールの要求に合うものとすることができる。このような状況で、その形成する効果は折衷可能である。

【0030】以上に述べたことは、本発明の好ましい実施例であり、本発明の実施の範囲を限定するものではない。即ち、本発明の請求範囲内で行われる均等の変化と修飾は、いずれも本発明の請求範囲内に属するものとする。

【図面の簡単な説明】

【図 1】現在のワイヤレス通信システムの基本回路構造図である。

【図 2】伝統的な技術で整合化したワイヤレス通信システムの多層回路構造である。

【図 3】伝統的な技術で整合化した多層回路モジュールの断面図であり、その主動と従動素子がこの多層回路モジュールの上層と底層に配置されている。

【図 4】本発明のシステム化した多層回路モジュール整合設計方法の一つの実施例の断面図であり、その主動素子が多層回路モジュールの上層と底層の表面に配置されている。

【図 5】本発明の上層表面に配置された素子、内部配線整合領域、基本従動素子整合領域と隔離接地面の間の接続の説明図である。

【図 6】本発明の多層回路モジュールの上層表面の素子の配線層と内部配線整合領域内の隔離接地面の説明図である。

【図 7】本発明の螺旋線で形成されたインダクタのインダクタ整合層と伝送線で形成された高周波短絡回路と高周波隔離回路の説明図である。

【図 8】本発明の多層回路モジュールのもう一つの実施例の断面図であり、その回路素子はただ多層回路モジュールの一層の表面に配置されている。

【図 9】本発明に基づき設計及び整合化された多層ブルートゥース通信モジュールの説明図である。

【図 10】本発明に基づき設計及び整合化された多層ブルートゥース通信モジュールの説明図である。

【図 11】本発明に基づき設計及び整合化された多層ブルートゥース通信モジュールの説明図である。

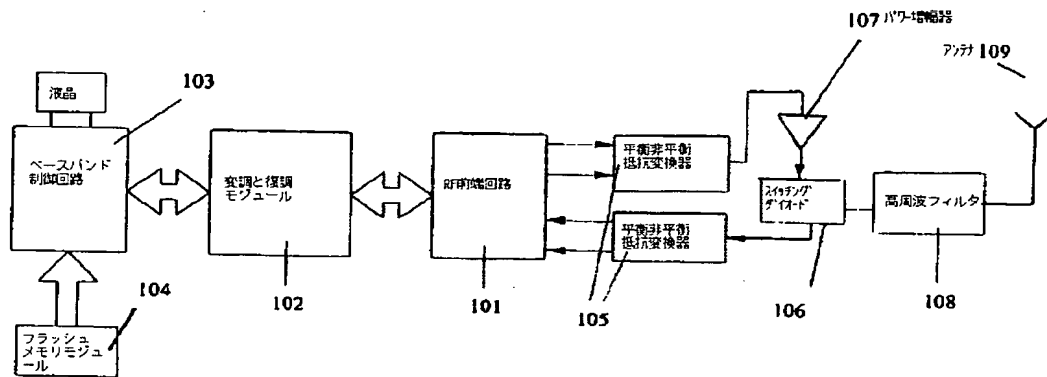
【符号の説明】

- 101 RF 前端回路
- 102 変調と復調モジュール
- 103 ベースバンド制御回路
- 104 フラッシュメモリモジュール
- 105 平衡非平衡抵抗変換器
- 106 スイッチングダイオード
- 107 パワー増幅器
- 108 高周波フィルタ

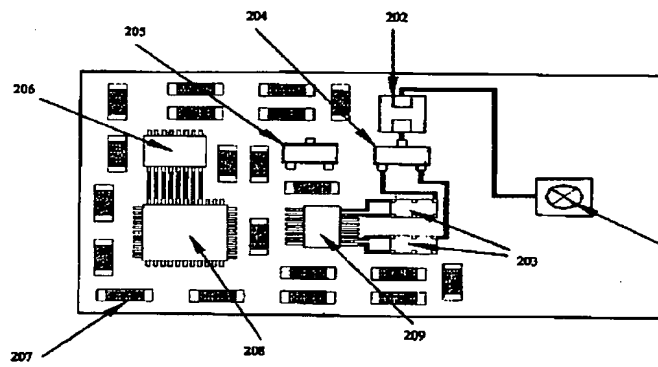
1 0 9 アンテナ
 2 0 1 アンテナ
 2 0 2 フィルタ
 2 0 3 平衡非平衡抵抗変換器
 2 0 4 高周波数スイッチ
 2 0 5 トランジスタ
 2 0 6 フラッシュメモリモジュール
 2 0 7 周辺従動素子
 2 0 8 基本周波数集積回路素子
 2 0 9 R F 集積回路素子
 3 0 1 アンテナ
 3 0 2 上整合層
 3 0 3 内部配線層
 3 0 4 隔離接地面
 3 0 5 底整合層
 3 0 6 上層集積回路
 3 0 7 上層従動素子
 3 0 8 上層主動素子
 3 0 9 底層従動素子
 3 1 0 底層集積回路
 3 1 1 底層従動素子
 3 1 2 底層主動素子
 4 0 1 表層シールド金属
 4 0 2 素子
 4 0 3 スタック式セラミック基板
 4 0 4 配線層
 4 0 5 基本従動素子層
 4 0 6 高周波従動素子層
 4 0 7 基本従動素子層
 4 0 8 配線層
 4 0 9 素子
 4 1 0 B G A 形態の接点
 5 0 1 ~ 5 0 2 集積回路素子
 5 0 3 従動素子
 5 0 4 主動素子
 5 0 5 接続線
 5 0 6 ~ 5 0 8 注入孔

5 0 9 ~ 5 1 2 隔離接地面
 5 1 3 ~ 5 1 5 注入孔
 5 1 6 埋め込みプリント式コンデンサ
 5 1 7 埋め込みスタック式コンデンサ
 5 2 1 埋め込み抵抗
 5 2 2 接続線
 5 2 3 ~ 5 2 6 注入孔
 5 2 7 ~ 5 2 8 隔離接地面
 6 0 1、6 1 1 シールド金属
 10 6 0 2、6 1 2 素子
 6 0 3、6 1 3 内部配線整合領域
 6 0 4、6 1 4 隔離接地面
 7 0 1 伝送線 7 0 2 巻き線
 7 0 3、7 0 4 隔離接地面
 8 0 1 シールド金属 8 0 2 素子
 8 0 3 スタック式セラミック基板
 8 0 4 配線層
 8 0 5 上半部基本従動素子整合領域
 8 0 6 高周波従動素子整合領域
 20 8 0 7 下半部基本従動素子整合領域
 8 0 8 B G A 形態の接点
 8 0 9 接地面
 9 0 1 上層表面素子領域 9 0 2 ~ 9 0 4 金属層
 9 0 5 R F 集積回路素子
 9 0 7 石英結晶振動器 9 0 8 トランジスタ
 9 1 1 セラミック基板 9 1 2 埋め込みアンテナ
 9 1 3、9 1 5 埋め込み平衡非平衡抵抗変換器
 9 1 4 埋め込み高周波フィル
 30 9 1 6、9 1 7 隔離接地面
 9 2 1 基本周波数信号配線層
 9 2 2 基本周波数回路接地と直流電源線層
 9 2 3 底層表面 9 2 4 基本周波数集積回路素子
 9 2 5 フラッシュメモリモジュール 9 2 6 B G A 形態接点

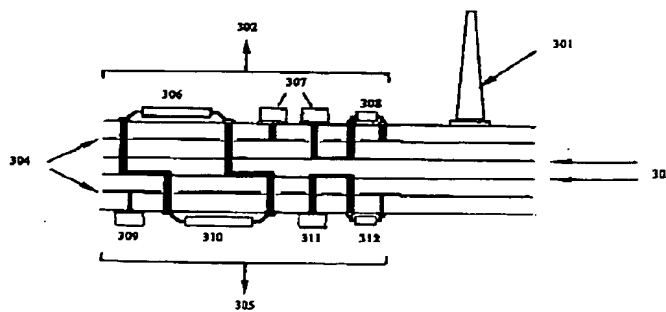
【図1】



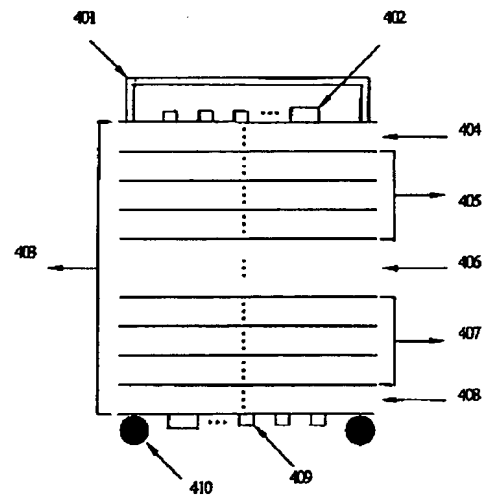
【図2】



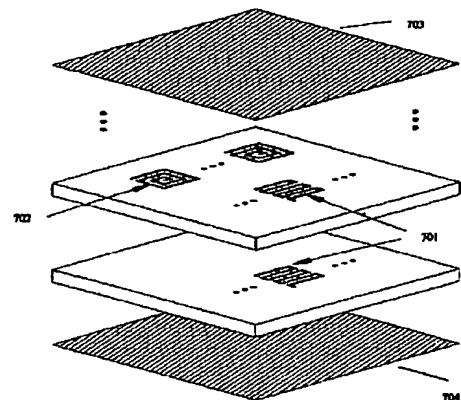
【図3】



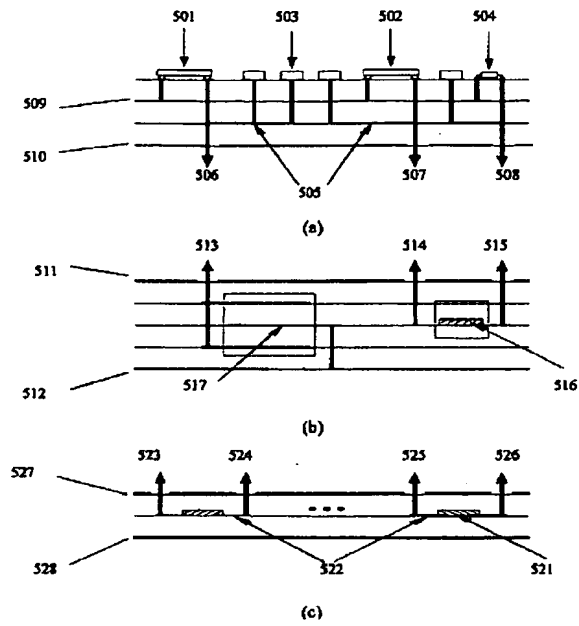
【図4】



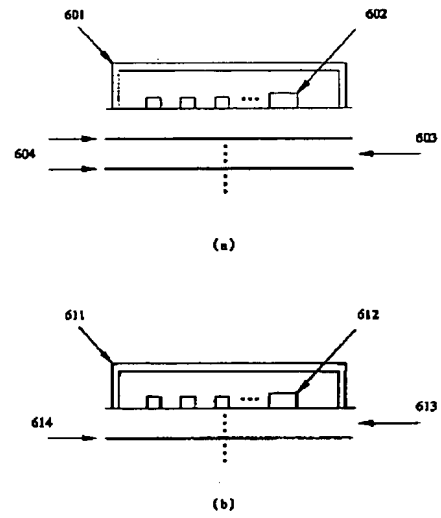
【図7】



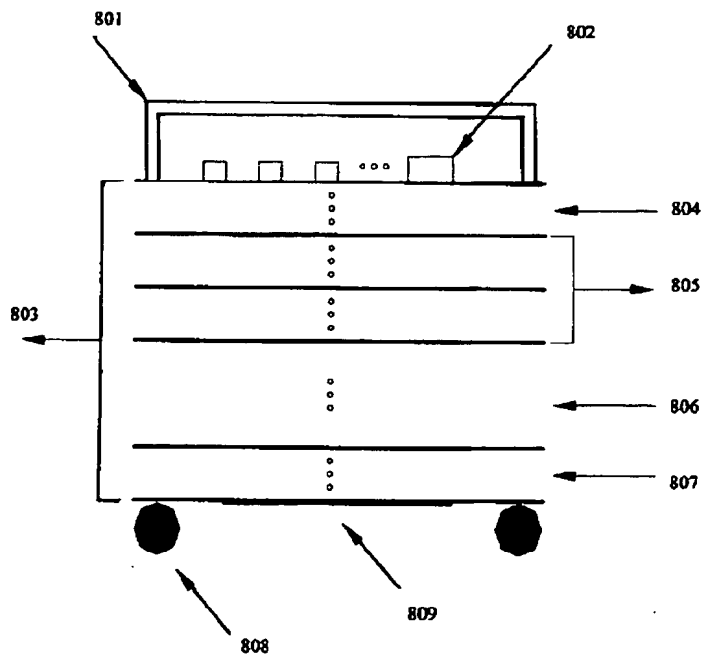
【図 5】



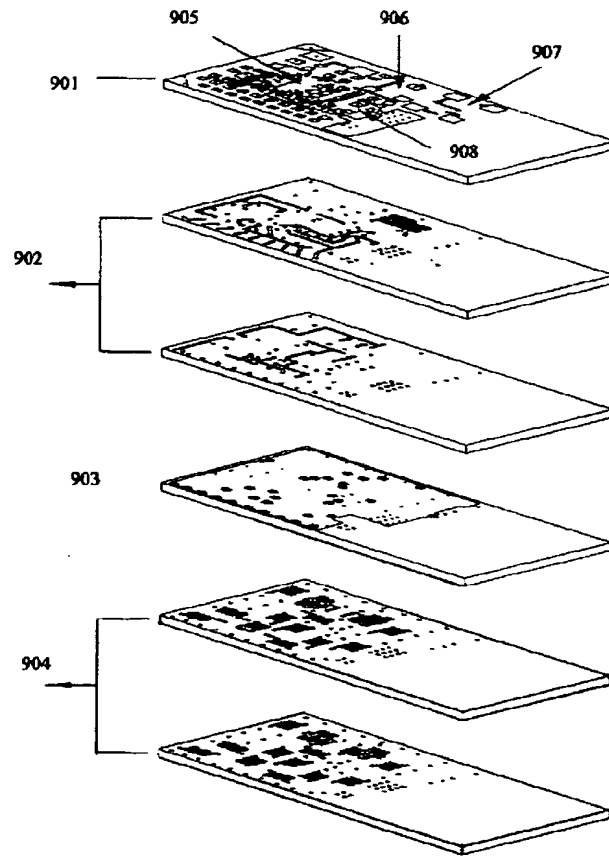
【図 6】



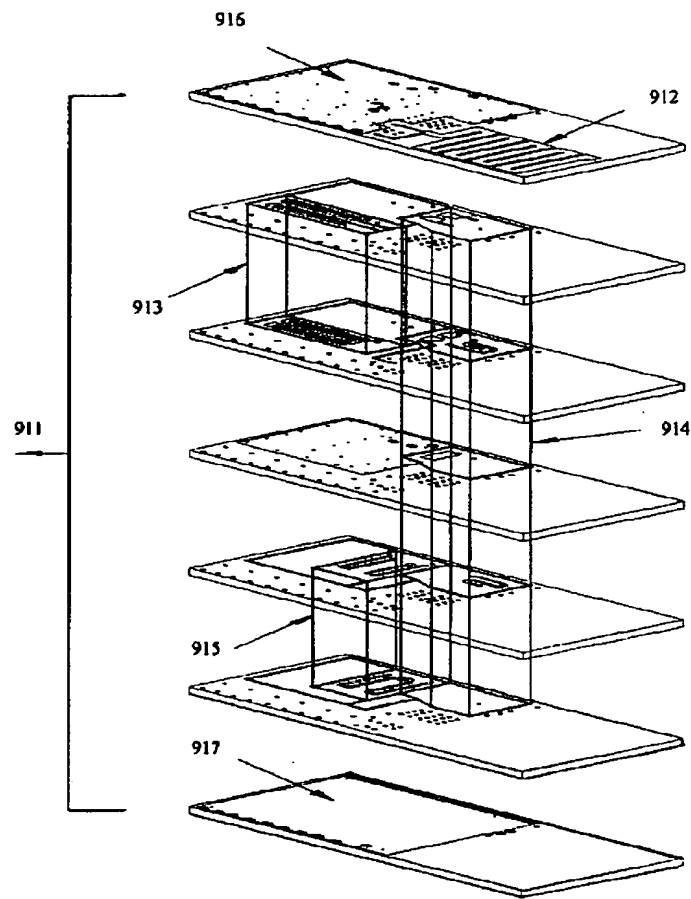
【図 8】



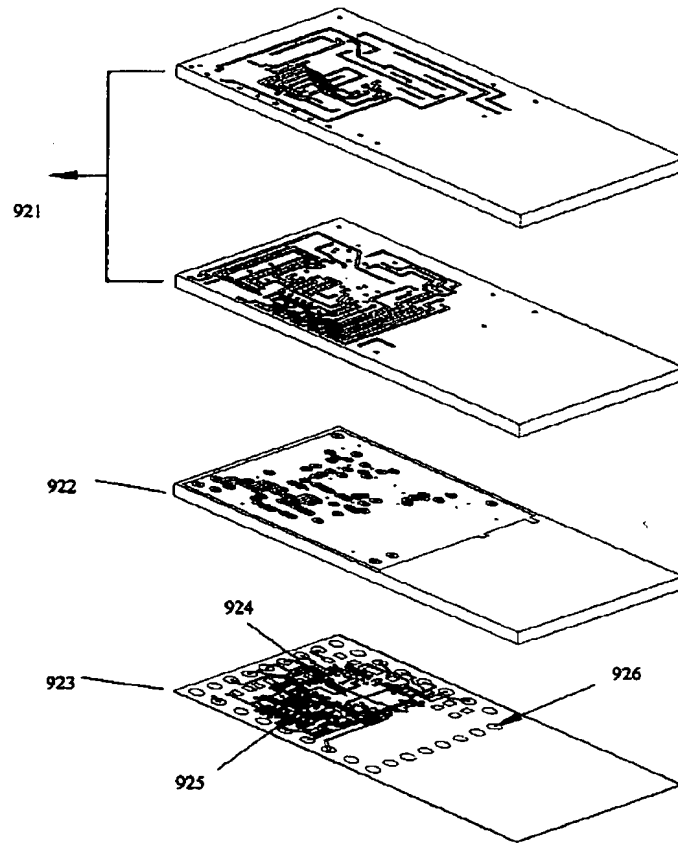
【図 9】



【図 10】



【図 11】



フロントページの続き

(51) Int. Cl.⁷
H05K 1/16

識別記号

F I
H05K 1/16
H01L 23/12

テームコード* (参考)

D
B
N

(72) 発明者 王 錦荔
台湾新竹市光復路一段531巷72-2號6樓
(72) 発明者 陳 建宏
台湾台北縣樹林市信義街73號
(72) 発明者 湯 敬文
台湾南投縣南投市光明里四路109號

F ターム (参考) 4E351 AA07 BB01 BB03 BB05 BB15
BB22 BB26 BB29 BB42 CC12
GG06
5E338 AA03 AA18 BB75 CC01 CC06
CD23 EE13
5E346 AA12 AA13 AA14 AA15 AA38
BB02 BB03 BB04 BB07 BB20
CC17 CC31 DD02 DD07 DD09
DD45 EE24 FF45 GG03 GG40
HH01 HH22

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] In the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate and the embedded follower component It is divided to two or more adjustment fields. At least one internal wiring adjustment field, Two or more substrate layers and metal layers including at least one basic follower component adjustment field and at least one RF follower component adjustment field, with two or more circuit elements which the upper layer of this circuit module was further resembled in the bottom layer front face at least, and were attached ***** and this internal wiring adjustment field are considered as circuit wiring between two or more of these circuit elements including at least one wiring layer. The high adjustment multilayer circuit module with which this basic follower component adjustment field was equipped with the multilayered ceramic substrate and the embedded follower component characterized by this RF follower component adjustment field containing a RF follower component, including at least one basic follower component layer.

[Claim 2] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by said basic follower component adjustment field containing at least one capacitor layer.

[Claim 3] The high adjustment multilayer circuit module equipped with the

multilayered ceramic substrate according to claim 2 and the embedded follower component characterized by including the stack type capacitor by which said basic follower component adjustment field was formed on at least one capacitor layer.

[Claim 4] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 2 and the embedded follower component characterized by including the print type capacitor by which said basic follower component adjustment field was formed on at least one capacitor layer.

[Claim 5] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 2 and the embedded follower component characterized by said basic follower component adjustment field containing at least one resistance or the inductor formed on at least one capacitor layer.

[Claim 6] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by said basic follower component adjustment field containing at least one resistive layer.

[Claim 7] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 6 and the embedded follower component characterized by said basic follower component adjustment field containing at least one capacitor or inductor formed on at least one resistive layer.

[Claim 8] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by said basic follower component adjustment field containing at least one inductor layer.

[Claim 9] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 8 and the embedded follower component characterized by including the inductor formed by the spiral line by which said basic follower component adjustment field was formed on at least one

inductor layer.

[Claim 10] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 8 and the embedded follower component characterized by including the RF short circuit transmission line or the high-frequency-resistance transmission line in which said basic follower component adjustment field was formed with the transmission line on at least one inductor layer.

[Claim 11] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 8 and the embedded follower component characterized by said basic follower component adjustment field including at least one capacitor or resistance formed on at least one inductor layer.

[Claim 12] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by said RF follower component adjustment field containing a high pass filter.

[Claim 13] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by said RF follower component adjustment field containing a RF coupler.

[Claim 14] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by said RF follower component adjustment field containing a RF balance non-balancing resistance converter.

[Claim 15] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by said RF follower component adjustment field containing an antenna.

[Claim 16] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower

component characterized by isolating the component by which one field each in two or more adjustment fields was equipped with at least one isolation ground plane, and was formed on it in said multilayer circuit module.

[Claim 17] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by equipping said wiring layer with at least one isolation ground plane, and isolating the circuit wiring path on it.

[Claim 18] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by isolating the circuit wiring path in which said follower component layer is equipped with at least one isolation ground plane, and is formed on it.

[Claim 19] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by connecting the component of a layer which is in a different adjustment field in said multilayer circuit module, or is different by the injected hole.

[Claim 20] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by two or more substrate layers containing a ceramic substrate in said multilayer circuit module.

[Claim 21] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by approaching and establishing an internal wiring adjustment field in the upper layer or the bottom layer front face in which the circuit element was attached in said multilayer circuit module.

[Claim 22] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by for a basic follower component adjustment field and an internal wiring adjustment field adjoining each other, and for this basic follower

component adjustment field adjoining this internal wiring adjustment field in said multilayer circuit module including a capacitor layer, and adjoining a capacitor layer.

[Claim 23] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 22 and the embedded follower component characterized by a basic follower component adjustment field containing an inductor layer further behind this resistive layer in said multilayer circuit module.

[Claim 24] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 22 and the embedded follower component characterized by having attached the circuit element only in the upper front face of a circuit module, and having formed the RF follower component adjustment field behind the resistive layer in said multilayer circuit module, and forming an inductor layer behind a RF follower component adjustment field.

[Claim 25] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component which an internal wiring adjustment field approaches an isolation ground plane, and is characterized by approaching the upper layer or the bottom layer front face in which this isolation ground plane attached the circuit element in said multilayer circuit module.

[Claim 26] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by attaching a circuit element in the upper layer and the bottom layer front face of a circuit module, and a RF follower component adjustment field containing the interlayer of two or more substrate layers and a metal layer in said multilayer circuit module.

[Claim 27] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 26 and the embedded follower component characterized by forming a basic follower component adjustment field in the both sides of a RF follower component adjustment field in said multilayer

circuit module.

[Claim 28] The high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 27 and the embedded follower component which each of upper layers and bottom layer front faces adjoins an internal wiring adjustment field, and is characterized by being located behind the basic follower component adjustment field of the neighborhood of a RF follower component adjustment field in said multilayer circuit module.

[Claim 29] In the manufacture approach of a multilayer circuit module the following steps, i.e., an a. this circuit module The step divided into two or more adjustment fields including at least one internal wiring adjustment field, at least one basic follower component adjustment field, and at least one RF follower component adjustment field, b. The step which forms at least one wiring layer in an internal wiring adjustment field, and performs the circuit connection between two or more circuit elements, c. The step which forms at least one basic follower component layer in a basic follower component adjustment field, d. -- the manufacture approach of the multilayer circuit module characterized by including the step which forms two or more high frequency follower components in a high frequency follower component adjustment field, and the step on the upper layer of e. circuit module, and the front face of a bottom layer which is further alike at least and attaches two or more circuit elements ** picking.

[Claim 30] The manufacture approach of the multilayer circuit module according to claim 29 characterized by forming at least one capacitor layer in said basic follower component adjustment field.

[Claim 31] The manufacture approach of the multilayer circuit module according to claim 30 characterized by forming one stack type stack type capacitor on said at least one capacitor layer.

[Claim 32] The manufacture approach of the multilayer circuit module according to claim 30 characterized by forming a print type capacitor on said at least one capacitor layer.

[Claim 33] The manufacture approach of the multilayer circuit module according

to claim 30 characterized by forming at least one resistance or an inductor on said at least one capacitor layer.

[Claim 34] The manufacture approach of the multilayer circuit module according to claim 29 characterized by forming at least one resistive layer in said basic follower component adjustment field.

[Claim 35] The manufacture approach of the multilayer circuit module according to claim 34 characterized by forming at least one capacitor or an inductor on said at least one resistive layer.

[Claim 36] The manufacture approach of the multilayer circuit module according to claim 29 characterized by forming at least one inductor layer in said basic follower component adjustment field.

[Claim 37] The manufacture approach of the multilayer circuit module according to claim 36 characterized by forming one inductor by the spiral line on said at least one inductor layer.

[Claim 38] The manufacture approach of the multilayer circuit module according to claim 36 characterized by forming the RF short circuit transmission line or the high-frequency resistance transmission line with the transmission line on said at least one inductor layer.

[Claim 39] The manufacture approach of the multilayer circuit module according to claim 36 characterized by forming one capacitor or resistance on said at least one inductor layer.

[Claim 40] The manufacture approach of the multilayer circuit module according to claim 29 characterized by forming a high pass filter in said RF follower component adjustment field.

[Claim 41] The manufacture approach of the multilayer circuit module according to claim 29 characterized by forming a RF coupler in said RF follower component adjustment field.

[Claim 42] The manufacture approach of the multilayer circuit module according to claim 29 characterized by forming a RF balance non-balancing resistance transducer in said RF follower component adjustment field.

[Claim 43] The manufacture approach of the multilayer circuit module according to claim 29 characterized by forming an antenna in said RF follower component adjustment field.

[Claim 44] The manufacture approach of a multilayer circuit module according to claim 29 that one field each in said two or more adjustment fields is characterized by having at least one isolation ground plane, and isolating the component on it.

[Claim 45] The manufacture approach of the multilayer circuit module according to claim 29 characterized by equipping said wiring layer with at least one isolation ground plane, and isolating the circuit wiring path on it.

[Claim 46] The manufacture approach of the multilayer circuit module according to claim 29 characterized by isolating the circuit wiring path in which said follower component layer was equipped with at least one isolation ground plane, and was formed on it.

[Claim 47] The manufacture approach of the multilayer circuit module according to claim 29 characterized by connecting the component of a layer which is in a different adjustment field in the manufacture approach of said multilayer circuit module, or is different by the injected hole.

[Claim 48] The manufacture approach of the multilayer circuit module according to claim 29 characterized by including the metal layer in which two or more substrate layers were classified into a ceramic substrate and two or more adjustment fields in the manufacture approach of said multilayer circuit module.

[Claim 49] The manufacture approach of the multilayer circuit module according to claim 29 characterized by approaching and forming an internal wiring adjustment field in the upper layer or the bottom layer front face in which the circuit element was attached in the manufacture approach of said multilayer circuit module.

[Claim 50] The manufacture approach of the multilayer circuit module according to claim 49 characterized by for a basic follower component adjustment field and an internal wiring adjustment field adjoining each other, and for this basic follower component adjustment field adjoining this internal wiring adjustment field in the

manufacture approach of said multilayer circuit module including a capacitor layer, and adjoining a capacitor layer.

[Claim 51] The manufacture approach of the multilayer circuit module according to claim 50 characterized by a basic follower component adjustment field containing an inductor layer further behind this resistive layer in the manufacture approach of said multilayer circuit module.

[Claim 52] The manufacture approach of the multilayer circuit module according to claim 50 characterized by ***** by which the circuit element was attached only in the upper front face of a circuit module, and the RF follower component adjustment field was formed behind the resistive layer in the manufacture approach of said multilayer circuit module, and the inductor layer was formed behind the RF follower component adjustment field.

[Claim 53] The manufacture approach of a multilayer circuit module according to claim 29 that an internal wiring adjustment field approaches an isolation ground plane, and this isolation ground plane is characterized by approaching the upper layer or the bottom layer front face in which the circuit element was attached in the manufacture approach of said multilayer circuit module.

[Claim 54] The manufacture approach of the multilayer circuit module according to claim 29 characterized by attaching a circuit element in the upper layer and the bottom layer front face of a circuit module, and a RF follower component adjustment field containing the middle class of two or more substrate layers and a metal layer in the manufacture approach of said multilayer circuit module.

[Claim 55] The manufacture approach of the multilayer circuit module according to claim 54 characterized by forming a basic follower component adjustment field in the both sides of a RF follower component adjustment field in the manufacture approach of said multilayer circuit module.

[Claim 56] The manufacture approach of the multilayer circuit module according to claim 55 which each of upper layers and bottom layer front faces adjoins an internal wiring adjustment field, and is characterized by being located behind the basic follower component adjustment field of the neighborhood of a RF follower

component adjustment field in the manufacture approach of said multilayer circuit module.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to a multilayer circuit module, and relates to the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate and the embedded follower component in more detail, and its design and adjustment approach.

[0002]

[Description of the Prior Art] Drawing 1 shows the circuit structure of present-day wireless communication system. The basic requirements for this system contain RF front end circuit 101, a modulation and the recovery module 102, the baseband control circuit 103, and the flash memory module 104. Each of these basic requirements offer the required function to fill the demand which was equipped with each integrated circuit combined with a related peripheral device, and was specified in the system. This system contains High frequency filter 108,

the non-balancing [balanced] resistance transducer (balun) 105, a switching diode 106, a power amplifier 107, and an antenna 109 again.

[0003] The traditional means for designing such a system is usually dividing into two or more submodules of a system. Each submodule is designed and examined according to an individual. Let a submodule be the whole system which is adjusted by one from it and shown in drawing 2 . The wireless communication system of drawing 2 contains an antenna 201, a filter 202, the non-balancing [balanced] resistance transducer 203, the high frequency switch 204, a transistor 205, the flash memory module 206, the circumference follower component 207, the fundamental-frequency integrated circuit device 208, and the RF integrated circuit device 209. This circumference follower component contains a capacitor, resistance, and an inductor.

[0004] Because of the complexity which present-day communication system includes, the means of a traditional design and development was very complicated, and difficult. All over an adjustment phase, many are changed to a submodule, and it is necessary to make it fill the spec. of a product, and a functional demand especially. Furthermore, each submodule needs to perform partial repair, in order to obtain the best adjustment result. Therefore, at the time of adjustment, researches-and-developments cost and time amount increased.

[0005] It is impossible in addition, for such an adjustment method to fill the demand of a final product gradually under small and light [of the present product], and the inclination of multi-functionalization. The adjustment technique of the present circuit presses FR4 substrate in piles, and makes multilayer structure, and this is as being shown in drawing 3 .

[0006] As shown in the sectional view of drawing 3 , the upper adjustment layer 302 contains the upper integrated circuit 306, the upper follower component 307, and the upper main driving component 308. The bottom adjustment layer 405 contains the bottom layer follower components 309 and 311, the bottom layer integrated circuit 310, and the bottom layer main driving component 312. The internal wiring layer (inter connection layer) 303 offered the connection path

(signal connection path) of a signal between each component, isolated the component and the signal connection path in the list in the isolation ground plane (shielding ground plane) 304, and, thereby, has prevented electromagnetic compatibility. The antenna 301 is attached on the upper front face.

[0007] As shown in drawing 3, such an integrated circuit device and its circumference component are prepared in the upper layer and the bottom layer of multilayer structure. Most is prepared for the interlayer of this multilayer structure and, thereby, the signal line for connecting [circuit] a component is increasing the elasticity of a system design. If a chip designer improves the design of a circuit and does not improve the number of use of a circumference follower component, magnitude of a product cannot be decreased by such adjustment method.

[0008] A location is most taken in the component used among the circuit structure of current communication system, and, as for a follower component, there is much quantity. Such a follower component contains a capacitor, resistance, an inductor, a filter, a non-balancing [balanced] resistance converter (balun), a coupler, and an antenna. If the quantity of the whole component estimates, these follower components will occupy about 95% of the whole amount of element numbers, and the volume will occupy about 80% of the whole system. In addition, there are the space and area which the adjustment matching network of each sub inter module of a circuit occupies fairly.

[0009] Therefore, use of an above-mentioned traditional multilayer technique was completed only as it raised whenever [compact / of a circuit module] with the merely embedded signal line, and the area or the volume which the follower component in a product occupies effective in a list was not able to be reduced. Furthermore, within one wireless communication system, installation of an antenna had to be installed in consideration of the correspondence location at the time of adjustment in consideration of the property, and this also wasted the adjustment area of multimodule.

[0010]

[Problem(s) to be Solved by the Invention] This invention conquers the fault of above-mentioned traditional adjustment multilayer circuit structure. One of the main purpose of the is to offer the amelioration structure of a multilayer circuit module. Another purpose offers the approach of planning and designing this structure, and offers the combination of the main driving component in a multilayer circuit module, a basic follower component, a RF follower component, and a ground plane. Another purpose of this invention offers the approach of adjusting various kinds of components to a multilayer circuit module.

[0011]

[Means for Solving the Problem] In the high adjustment multilayer circuit module with which invention of claim 1 was equipped with the follower component where it was embedded with the multilayered ceramic substrate It is divided to two or more adjustment fields. At least one internal wiring adjustment field, Two or more substrate layers and metal layers including at least one basic follower component adjustment field and at least one RF follower component adjustment field, with two or more circuit elements which the upper layer of this circuit module was further resembled in the bottom layer front face at least, and were attached ***** and this internal wiring adjustment field are considered as circuit wiring between two or more of these circuit elements including at least one wiring layer. This basic follower component adjustment field is considering as the high adjustment multilayer circuit module with which this RF follower component adjustment field was equipped with the multilayered ceramic substrate and the embedded follower component characterized by including a RF follower component, including at least one basic follower component layer. Invention of claim 2 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by said basic follower component adjustment field containing at least one capacitor layer. Invention of claim 3 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 2 and the embedded follower component

characterized by including the stack type capacitor by which said basic follower component adjustment field was formed on at least one capacitor layer. Invention of claim 4 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 2 and the embedded follower component characterized by including the print type capacitor by which said basic follower component adjustment field was formed on at least one capacitor layer. Invention of claim 5 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 2 and the embedded follower component characterized by said basic follower component adjustment field containing at least one resistance or the inductor formed on at least one capacitor layer. Invention of claim 6 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by said basic follower component adjustment field containing at least one resistive layer. Invention of claim 7 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 6 and the embedded follower component characterized by said basic follower component adjustment field containing at least one capacitor or inductor formed on at least one resistive layer. Invention of claim 8 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by said basic follower component adjustment field containing at least one inductor layer. Invention of claim 9 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 8 and the embedded follower component characterized by including the inductor formed by the spiral line by which said basic follower component adjustment field was formed on at least one inductor layer. Invention of claim 10 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 8 and the embedded follower component characterized by including the RF short circuit transmission

line or the high-frequency-resistance transmission line in which said basic follower component adjustment field was formed with the transmission line on at least one inductor layer. Invention of claim 11 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 8 and the embedded follower component characterized by said basic follower component adjustment field including at least one capacitor or resistance formed on at least one inductor layer. Invention of claim 12 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by said RF follower component adjustment field containing a high pass filter. Invention of claim 13 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by said RF follower component adjustment field containing a RF coupler. Invention of claim 14 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by said RF follower component adjustment field containing a RF balance non-balancing resistance converter. Invention of claim 15 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by said RF follower component adjustment field containing an antenna. Invention of claim 16 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by isolating the component by which one field each in two or more adjustment fields was equipped with at least one isolation ground plane, and was formed on it in said multilayer circuit module. Invention of claim 17 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by equipping said wiring layer with at least one isolation ground

plane, and isolating the circuit wiring path on it. Invention of claim 18 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by isolating the circuit wiring path in which said follower component layer is equipped with at least one isolation ground plane, and is formed on it. In said multilayer circuit module, invention of claim 19 is in a different adjustment field, or differs. It is considering as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by connecting the component of a layer by the injected hole. Invention of claim 20 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by two or more substrate layers containing a ceramic substrate in said multilayer circuit module. Invention of claim 21 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by approaching and establishing an internal wiring adjustment field in the upper layer or the bottom layer front face in which the circuit element was attached in said multilayer circuit module. Invention of claim 22 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by for a basic follower component adjustment field and an internal wiring adjustment field adjoining each other, and for this basic follower component adjustment field adjoining this internal wiring adjustment field including a capacitor layer, and adjoining a capacitor layer in said multilayer circuit module. Invention of claim 23 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 22 and the embedded follower component characterized by a basic follower component adjustment field containing an inductor layer further behind this resistive layer in said multilayer circuit module. Invention of claim 24 is taken as the high adjustment multilayer circuit module

equipped with the multilayered ceramic substrate according to claim 22 and the embedded follower component characterized by having attached the circuit element only in the upper front face of a circuit module, and having formed the RF follower component adjustment field behind the resistive layer, and forming an inductor layer behind a RF follower component adjustment field in said multilayer circuit module. In said multilayer circuit module, an internal wiring adjustment field approaches an isolation ground plane, and invention of claim 25 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by this isolation ground plane approaching the upper layer or the bottom layer front face in which the circuit element was attached. Invention of claim 26 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 1 and the embedded follower component characterized by attaching a circuit element in the upper layer and the bottom layer front face of a circuit module, and a RF follower component adjustment field containing the interlayer of two or more substrate layers and a metal layer in said multilayer circuit module. Invention of claim 27 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 26 and the embedded follower component characterized by forming a basic follower component adjustment field in the both sides of a RF follower component adjustment field in said multilayer circuit module. In said multilayer circuit module, each of upper layers and bottom layer front faces adjoins an internal wiring adjustment field, and invention of claim 28 is taken as the high adjustment multilayer circuit module equipped with the multilayered ceramic substrate according to claim 27 and the embedded follower component characterized by being located behind the basic follower component adjustment field of the neighborhood of a RF follower component adjustment field. Invention of claim 29 is set to the manufacture approach of a multilayer circuit module. The following steps, An a. this circuit module Namely, at least one internal wiring adjustment field, The step divided into two or more adjustment

fields including at least one basic follower component adjustment field and at least one RF follower component adjustment field, b. The step which forms at least one wiring layer in an internal wiring adjustment field, and performs the circuit connection between two or more circuit elements, c. The step which forms at least one basic follower component layer in a basic follower component adjustment field, d. -- it is considering as the manufacture approach of the multilayer circuit module characterized by including the step which forms two or more high frequency follower components in a high frequency follower component adjustment field, and the step on the upper layer of e. circuit module, and the front face of a bottom layer which is further alike at least and attaches two or more circuit elements ** picking. Invention of claim 30 is taken as the manufacture approach of the multilayer circuit module according to claim 29 characterized by forming at least one capacitor layer in said basic follower component adjustment field. Invention of claim 31 is taken as the manufacture approach of the multilayer circuit module according to claim 30 characterized by forming one stack type stack type capacitor on said at least one capacitor layer. Invention of claim 32 is taken as the manufacture approach of the multilayer circuit module according to claim 30 characterized by forming a print type capacitor on said at least one capacitor layer. Invention of claim 33 is taken as the manufacture approach of the multilayer circuit module according to claim 30 characterized by forming at least one resistance or an inductor on said at least one capacitor layer. Invention of claim 34 is taken as the manufacture approach of the multilayer circuit module according to claim 29 characterized by forming at least one resistive layer in said basic follower component adjustment field. Invention of claim 35 is taken as the manufacture approach of the multilayer circuit module according to claim 34 characterized by forming at least one capacitor or an inductor on said at least one resistive layer. Invention of claim 36 is taken as the manufacture approach of the multilayer circuit module according to claim 29 characterized by forming at least one inductor layer in said basic follower component adjustment field. Invention of claim 37 is taken as the

manufacture approach of the multilayer circuit module according to claim 36 characterized by forming one inductor by the spiral line on said at least one inductor layer. Invention of claim 38 is taken as the manufacture approach of the multilayer circuit module according to claim 36 characterized by forming the RF short circuit transmission line or the high-frequency resistance transmission line with the transmission line on said at least one inductor layer. Invention of claim 39 is manufacture of the multilayer circuit module according to claim 36 characterized by forming one capacitor or resistance on said at least one inductor layer. It is considering as the approach. Invention of claim 40 is taken as the manufacture approach of the multilayer circuit module according to claim 29 characterized by forming a high pass filter in said RF follower component adjustment field. Invention of claim 41 is taken as the manufacture approach of the multilayer circuit module according to claim 29 characterized by forming a RF coupler in said RF follower component adjustment field. Invention of claim 42 is taken as the manufacture approach of the multilayer circuit module according to claim 29 characterized by forming a RF balance non-balancing resistance transducer in said RF follower component adjustment field. Invention of claim 43 is taken as the manufacture approach of the multilayer circuit module according to claim 29 characterized by forming an antenna in said RF follower component adjustment field. Invention of claim 44 is taken as the manufacture approach of a multilayer circuit module according to claim 29 that one field each in said two or more adjustment fields is characterized by having at least one isolation ground plane, and isolating the component on it. Invention of claim 45 is taken as the manufacture approach of the multilayer circuit module according to claim 29 characterized by equipping said wiring layer with at least one isolation ground plane, and isolating the circuit wiring path on it. Invention of claim 46 is taken as the manufacture approach of the multilayer circuit module according to claim 29 characterized by isolating the circuit wiring path in which said follower component layer was equipped with at least one isolation ground plane, and was formed on it. Invention of claim 47 is taken as the manufacture approach of the multilayer

circuit module according to claim 29 characterized by connecting the component of a layer which is in a different adjustment field or is different by the injected hole in the manufacture approach of said multilayer circuit module. Invention of claim 48 is taken as the manufacture approach of the multilayer circuit module according to claim 29 characterized by two or more substrate layers containing a ceramic substrate and the metal layer classified into two or more adjustment fields in the manufacture approach of said multilayer circuit module. Invention of claim 49 is taken as the manufacture approach of the multilayer circuit module according to claim 29 characterized by approaching and forming an internal wiring adjustment field in the upper layer or the bottom layer front face in which the circuit element was attached in the manufacture approach of said multilayer circuit module. Invention of claim 50 is taken as the manufacture approach of the multilayer circuit module according to claim 49 characterized by for a basic follower component adjustment field and an internal wiring adjustment field adjoining each other, and for this basic follower component adjustment field adjoining this internal wiring adjustment field including a capacitor layer, and adjoining a capacitor layer in the manufacture approach of said multilayer circuit module. Invention of claim 51 is taken as the manufacture approach of the multilayer circuit module according to claim 50 characterized by a basic follower component adjustment field containing an inductor layer further behind this resistive layer in the manufacture approach of said multilayer circuit module. Invention of claim 52 is taken as the manufacture approach of the multilayer circuit module according to claim 50 characterized by ***** by which the circuit element was attached only in the upper front face of a circuit module, and the RF follower component adjustment field was formed behind the resistive layer, and the inductor layer was formed behind the RF follower component adjustment field in the manufacture approach of said multilayer circuit module. In the manufacture approach of said multilayer circuit module, an internal wiring adjustment field approaches an isolation ground plane, and invention of claim 53 is taken as the manufacture approach of the multilayer circuit module according to claim 29

characterized by this isolation ground plane approaching the upper layer or the bottom layer front face in which the circuit element was attached. Invention of claim 54 is taken as the manufacture approach of the multilayer circuit module according to claim 29 characterized by attaching a circuit element in the upper layer and the bottom layer front face of a circuit module, and a RF follower component adjustment field containing the middle class of two or more substrate layers and a metal layer in the manufacture approach of said multilayer circuit module. Invention of claim 55 is taken as the manufacture approach of the multilayer circuit module according to claim 54 characterized by forming a basic follower component adjustment field in the both sides of a RF follower component adjustment field in the manufacture approach of said multilayer circuit module. In the manufacture approach of said multilayer circuit module, each of upper layers and bottom layer front faces adjoins an internal wiring adjustment field, and invention of claim 56 is taken as the manufacture approach of the multilayer circuit module according to claim 55 characterized by being located behind the basic follower component adjustment field of the neighborhood of a RF follower component adjustment field.

[0012]

[Embodiment of the Invention] The multilayer circuit module of this invention contains two or more ceramic substrates. A main driving integrated circuit device is attached in at least one front face on the upper layer of this circuit module, and the front face of a bottom layer. The ceramic substrate of this invention has sufficiently high quality factor Q-factor on the frequency span which current wireless communication system uses. It is fairly good, a follower component is embedded into a multilayer substrate directly enough by this, and, thereby, the number of use of the number response of such a substrate of multifrequencies of the follower component on the front face of the upper layer and a bottom layer decreases. Therefore, the magnitude of this multilayer circuit module can be decreased sharply.

[0013] About the follower component used in a circuit module, a multilayer circuit

module is divided into two or more adjustment fields (integration region) within this invention. This adjustment field is divided into a middle wiring (inter-connection) adjustment field, a basic follower component (BASIC passive device) adjustment field, and a RF follower component (high frequency passive device) adjustment field. The wiring layer (connection layers) of a middle wiring adjustment field offers wiring between the integrated circuit devices installed on the front face of this circuit module. A capacitor, resistance, and an inductor are formed in each class in a basic follower component adjustment field, respectively. A RF follower component, for example, a filter, a non-balancing [balanced] resistance converter, a coupler, and an antenna are formed in a RF follower component adjustment field.

[0014] Between the integrated circuit device on a surface, and a wiring layer, signal connection is performed using an injected hole (filled via). It prevents that a wiring layer approaches the front face of the upper layer or a bottom layer, and a follower component stops easily being able to insert it in an injected hole with much quantity by this. A basic follower component adjustment field is put on the side of a wiring layer. A basic follower component adjustment field contains a capacitor, resistance, and an inductor. An integrated circuit device usually needs a lot of capacitors, and a capacitor layer approaches a wiring layer. Let behind a basic follower component adjustment field be a RF follower component adjustment field.

[0015] In order to prevent interference of electromagnetism, effective isolation between a surface and a wiring layer is performed in a ground plane. Two isolation ground planes in a capacitor layer do, and the adjustment layer of a capacitor and others is isolated. A touch-down injected hole also isolates a capacitor effectively, and prevents that the deflection of a capacitor property is formed of mutual coupling. Although there are comparatively few I/O pins of a RF follower component, comparatively big continuation space is needed for the design of a subject circuit. It is arranged carefully at the interlayer of a multilayer circuit module, and the property of one follower component each is held, and it is

isolated by a ground plane and the touch-down injected hole, and a high frequency follower component adjustment field prevents the deflection of the property formed of mutual coupling by this.

[0016] In one example of this invention, a main driving integrated circuit device is placed on the front face of the upper layer of a multilayer circuit module, and a bottom layer. In this way, a RF follower component is designed and arranged between wiring layers an interlayer's basic follower component layer back. This invention uses the contact of the BGA gestalt which coincides with the standard-input/output specification of a modularization component.

[0017] In another example of this invention, a main driving integrated circuit device is merely placed on the upper front face of a multilayer circuit module. A bottom layer front face is used in order to design the contact of an input and an output, and the touch-down which the isolation ground plane completed is destroyed. A basic follower component layer is divided into two parts in this example. A capacitor and a resistive layer are arranged at one side of a RF follower component layer, and an inductor layer is arranged at one more side.

[0018]

[Example] Drawing 4 shows one example of the systematization multilayer circuit module adjustment design approach of this invention. The structure of the circuit module contains the multilayered ceramic substrate (Multi-layer Ceramic) by which low temperature was built with glow ceramic engineering (Low Temperature Co-fired Ceramic). Such multilayer structure is divided into two or more adjustment fields by the follower component used in an actual circuit.

[0019] Among those these adjustment fields include an internal wiring adjustment field, a basic follower component adjustment field, and a RF follower component adjustment field, a basic follower component adjustment field is subdivided for a wiring adjustment field by a capacitor layer, a resistive layer, and the inductor layer including a wiring layer. A RF follower component adjustment field suspends the RF follower component containing a filter, a coupler, a non-balancing [balanced] resistance converter, and an antenna.

[0020] The method of **** realizes, it is mutually isolated by the list using a ground plane, and connection of the signal line between each class prevents generating of interference. a main driving component -- and embed -- the component which is not is put on the upper layer or a bottom layer, and I/O is put on a modular pars basilaris ossis occipitalis, and is made to be the method of a solder bump contact and to coincide with the criterion of the formation of a module component

[0021] As shown in drawing 4 , the structure of a multilayer circuit module contains two or more stack type ceramic substrates 403. A circuit element is arranged on the upper layer of a multilayer circuit module, and a bottom layer front face. The surface shielding metal 401 covers the component 402 on the upper front face. The Johan section wiring adjustment field containing a wiring layer 404 approaches the upper front face. The Johan section basic follower component adjustment field consists of two or more basic follower component layers 405. Middle is a RF follower component adjustment field containing the RF follower component layer 406. Let the bottom of a RF follower component adjustment field be the bottom half section follower component adjustment field formed in two or more basic follower component layers 407. The bottom half section wiring adjustment field which a wiring layer 408 forms is established in the bottom of a bottom half section follower component adjustment field. A circuit element 409 is arranged on a bottom layer front face. Let the contact 410 of a BGA gestalt be an I/O contact. A basic adjustment field partition and a basic design method are as follows.

[0022] Installation of Up-and-down Surface : 1. Install Up-and-down Surface Component Tidily, and Don't Take Connection of Signal Line into Consideration. In this way, prevent waste of space, and a RF signal line runs between direct components, and also Other digital control lines and DC-power-supply supply lines use the method of an injected hole, it realizes by devoting oneself to a lower layer direct wiring layer, the complexity of a circuit determines the number of layers of a wiring layer, and the purpose which arranges a wiring layer under a

direct surface component is to reduce whenever [at the time of circuit adjustment / difficult]. It connects [component / surface] upward and connects [drawing 5] with the component of a follower component adjustment layer downward so that it may be shown. Please refer to the example shown in drawing 5 . Circuit elements 501 and 502, the circumscription follower component 503, and the main driving component 504 are arranged on the upper front face of a circuit module. A wiring layer connects a component including the ream tangent 505. Injected holes 506, 507, and 508 are formed downward, and connect [downward] the follower component in a basic follower component adjustment field at a wiring layer. The isolation ground planes 509 and 510 offer the touch-down of a component, and prevent interference of electromagnetism. It seems that this is shown in a in drawing 5 . The isolation ground planes 511 and 512 embed, it embeds with the print type capacitor 516, the stack type capacitor 517 is isolated, and this is as being shown in b of drawing 5 . Injected holes 513, 514, and 515 are formed upward, and connect [upward] a follower component at a wiring layer. The connection line 522 and injected holes 523, 524, 525, and 526 embed, and connect [wiring layer] resistance 521, and this is as being shown in c of drawing 5 . The isolation ground planes 527 and 528 are embedded and isolate resistance 521. Generally, when there are many pins of a surface integrated circuit fairly, are introduced into a lower layer, are wired by still a lot of [other surface circumference attached components] injected holes, and become incongruent [other follower component adjustment layers] to installation of a between [a surface and a wiring layer] by this and other follower components are designed, it prevents that whenever [difficult], and complexity of a design increase in response to the effect of these injected holes. In addition, a required signal line is arranged around a module and the I/O contact of a direct pars basilaris ossis occipitalis connects [interior / implementation / of a follower component / to adjust / the design and implementation / bottom layer / connect] these I/O so that it may not be affected. In order to prevent the problem of electromagnetic compatibility, an internal adjustment field is mutually isolated

behind a wiring layer or a surface component using an installation side. It seems that the approach is shown in a of drawing 6 . The shielding metal 601 covers the surface component 602 arranged on a surface. The isolation ground plane 604 isolates the internal wiring adjustment field 603. It is in this situation and the isolation ground plane of surface isolation can also be made unnecessary. As shown in b of drawing 6 , the internal wiring adjustment field 613 approaches a surface, and it is isolated in the isolation ground plane 304. A component 612 is arranged on a surface and covered with the shielding metal 611. There is no isolation ground plane between a surface and the internal wiring adjustment field 613. The location of RF circuit isolation installation side is determined as a suitable location with surface RF ohm line breadth, and, thereby, coincides with the regulation on a stroke.

[0023] 2. Basic follower component adjustment field : the adjustment components of a basic follower component adjustment field are a capacitor, an inductor, and resistance, and specification of them is carried out, respectively and they are realized by each one of adjustment layers. The sequence before and behind these adjustment fields is arranged according to the amount and wiring situation of the number of use of each component. Fundamentally, a capacitor has most quantity used all over a circuit, and wiring of most wiring layers has the capacitor by which all were adjusted in it, and it is very useful to the adjustment activity between both to arrange a capacitor layer after a wiring layer for this reason. The manufacture method of a capacitor is divided into 1. stack type and 2. printing type based on a process. This is as being shown in b of drawing 5 . Although the former suits manufacture of the thing of a comparatively low **** value and is comparatively exact, there are comparatively many operating number of layerses. The latter suits manufacture of the thing of a comparatively high **** value, and although there are comparatively few number of layerses to be used, an error is comparatively large, and in view of a mature process, an error is controlled within 20% and it deals in it. A stack type capacitor cannot be designed in consideration of module thickness using an excessive number of layers. There are few number

of layers to be used, the area occupied about the same **** value is comparatively large, this and the intention of this invention of contraction-izing break, and it suits comparatively on magnitude that the maximum **** value which is realized by this method for this reason designs **** of 10 or less pves in a ceramic ingredient to a current general one using a three-layer metal layer. In addition, in order to isolate the adjustment layer of up-and-down others mutually, the encapsulation of this capacitor layer is carried out all over the isolation ground plane of two upper and lower sides. This is as being shown in drawing 5 b. Under the effect of touch-down diffusion ****, a capacitor layer suits implementation of a touch-down capacitor comparatively. Fundamentally, among a certain circuit structure, the ratio which a touch-down capacitor occupies is comparatively high, without raising whenever [of a design / difficult] for this reason, between each capacitor grounded, the mutual coupling effectiveness can be effectively prevented using a touch-down injected hole, and the effect on a property can be prevented now. It seems that the number of use of resistance is the degree of a capacitor, and it needs to be arranged after a capacitor adjustment field for this reason, and the property of resistance is generated and this is shown to c of drawing 5 by when a manufacture method prints the consumption nature quality of the material to inter-electrode [on a substrate / two]. Finally an inductor adjustment layer is arranged, and since the amount of the inductor used is the minimum, it is arranged here. It seems that a manufacture method is in the winding in each class which it defines by the method of the transmission line, and is made to coincide with a required equivalence inductor, for example, is shown in the winding 702 of drawing 7 . An inductor layer has two isolation ground planes 703 and 704, and is isolated. The transmission line 701 of other required transmission-line circuits of other of an inductor, for example, a RF isolation circuit, and a RF short circuit, for example, an inductor layer, is also designed in this adjustment layer. The magnitude of an inductor determines the die length of winding, and serves as an important basis on which the height of a frequency also designs the die length of a RF isolation

circuit or a RF short circuit, and these two factors determine the required number of layers of winding. The number of layers of an inductor layer is controlled carefully, is combined with modular magnitude, thickness, and mutual, and, thereby, attains the best adjustment effectiveness. Each winding module is also effectively isolated using a touch-down injected hole. In addition, if there is little inductor quantity temporarily used all over a circuit and an inductor is comparatively low, under permission of surface circuit space, it will be directly designed in it using fine wiring, and use of an inductor layer will be saved.

[0024] 3. RF follower component adjustment field : a RF follower component contains a filter, a coupler, a non-balancing [balanced] resistance converter, and an antenna. These components need on the contrary comparatively big continuation space for the design of a subject circuit, although the I/O pin in a circuit is the minimum. For this reason, the arrangement which suits most is arrangement to the interlayer in whole structure. It is isolated by a ground plane and the touch-down injected hole, and, thereby, the space which the design of each component does not use all each class, and is used at the time of the design of each component prevents formation of the deflection of the property by mutual coupling. It is necessary to divide the design method of a component suitably with the magnitude of the whole module besides the basic theory, and the number of layers of an adjustment layer. It is necessary to take into consideration minutely the arrangement location which corresponds under the premise holding the property of a component between each component, and, thereby, it can attain the best space activity ratio and the minimum cross protection. The correspondence location of the internal component of each adjustment layer is not absolute. The circuit system by which each designers differ performs arrangement which suits most. About the module of second page component structure, the method of implementation The wiring adjustment layer which used the above-mentioned result and became independent to each upper and lower sides focusing on the RF follower component adjustment layer, Prepare a basic follower component adjustment layer, adjust the component of

the upper layer and a bottom layer mutually, it is made for the capacitor adjustment layer in a basic follower component adjustment layer to surely adjoin a wiring layer, and elastic change of the sequence of a resistance adjustment layer and an inductor adjustment layer is carried out by the circuit. Based on this invention, the capacitor layer in a basic follower component adjustment field adjoins a wiring layer. Elastic change of the sequence of a resistive layer and an inductor layer is carried out by the demand of a specific circuit. being careful -- the location of arrangement of three main above-mentioned adjustment layers is eternal, otherwise, whenever [difficult], and complexity of adjustment may increase it. It is in another [of this invention] example, and a circuit element is arranged at a surface and, as for a circuit module, a bottom layer front face is used for the design of an I/O contact. By the module of one side structure, since it is necessary to design an I/O contact at the pars basilaris ossis occipitalis, an isolation ground plane perfect from the first can be destroyed. Therefore, a RF follower component layer cannot be installed here and an up-and-down isolation ground plane needs to arrange it in a perfect location. For this reason, a basic follower component layer is divided into two parts, and the location of a capacitor adjustment layer and a resistance adjustment layer is held, it supposes that it is eternal, an inductor adjustment layer is moved after a RF follower component layer (refer to drawing 8), and an above-mentioned demand is made to coincide with. The multilayer circuit module structure shown in drawing 8 contains two or more stack type ceramic substrates 803. A circuit element is arranged on the upper front face of a multilayer circuit module. The surface shielding metal 801 covers the component 802 arranged on the upper front face. It is made into the internal wiring adjustment field containing a wiring layer 804 near the upper front face. The Johan section basic follower component adjustment field 805 contains a capacitor layer and a resistive layer. The high frequency follower component adjustment field 806 is arranged under a capacitor layer and a resistive layer, and let the bottom of it be the bottom half section basic follower component adjustment field 807 containing an inductor layer. The contact 808 of the BGA

gestalt prepared in the bottom layer front face is used as I/O contacts. A ground plane 809 is formed in a bottom layer front face. Drawing 9 is in the situation of class adjustment of the component-sized minutaform Bluetooth wireless communication module developed now using this technique. This module is made into double-sided component structure, and is making the list adjust a circuit with the substrate of 16 layers. A flip chip package technique is used, an integrated circuit is joined on a direct ceramic substrate, and the upper layer and a bottom layer IC save the space of a traditional IC package. As shown in drawing 9 , the upper surface element field 901 contains the RF integrated circuit device 905 attached using flip chip assembly technique, the switching diode component 906, the quartz crystal vibrator 907, and a transistor 908. A 15-layer metal layer is included inside. Let them be a signal wiring path and a DC-power-supply supply line a front, two metal layers 902 being used as a wiring layer. The component on the upper front face and the follower component under a wiring layer are connected by the injected hole. Let the 3rd metal layer 903 be an isolation ground plane. The 4th and 5th metal layer 904 is used for RF isolation adjustment or a circuit short circuit. Let the 6th metal layer be another isolation ground plane. This is as being shown in drawing 10 . The 7th to 11th metal layer and the correspondence ceramic substrate 911 are used as a RF follower component adjustment layer, and contain two embedding balance non-balancing resistance converters 913 and 915, the embedding high pass filter 914, and the embedding antenna 912. Let the 6th and the 12th layer be two isolation ground planes 916 and 917, respectively. One component is connected [ground plane] each by the injected hole, and isolation is performed. Let the 13th in drawing 11 , and the 14th layer be fundamental-frequency signal wiring. Let the 15th layer be fundamental-frequency circuit touch-down and some DC-power-supply supply lines. A ream tangent, the fundamental-frequency integrated circuit device 924, and the flash memory module 925 are attached using flip chip assembly technique, and also the I/O contact 926 of a BGA gestalt is formed in the bottom layer front face 923, and the circumference of a circuit module is surrounded, and

a circuit module is made usable as a standard modularization component.

[0025]

[Effect of the Invention] The adjustment design approach of the systematization multilayer circuit module indicated above adjusts IC main driving component in wireless communication system, and a follower component required for the circumference in multilayer circuit structure, and forms the wireless communication system which has a micrifying quantity adjustment property. Without forming the individual submodule which is designed all over a current communication system circuit using the technique submitted here and which was formed into the small component, and adding an external complicated circumference circuit after that, consistency is made to have mutually and the design of the whole micrifying system can be completed.

[0026] about easy communication system, it is all over minute space using this technique, and all main circuits are adjusted -- making -- a list -- the component I/O contact of that criterion that designed -- using -- direct application -- can make consistency able to have in a required product, it can use, the addition function of a product can raise, researches-and-developments cost and time amount can reduce by this, and it has considerable high application value to development of the communication link product of the present small and light function.

[0027] According to this invention, a multilayer circuit module contains two or more ceramic substrates. A main driving integrated circuit device is attached in the upper layer of this circuit module, and front face much more at least on the front face of a bottom layer. The ceramic substrate of this invention has a sufficiently high quality factor on the frequency span which a current radio product uses. A follower component is embedded into a direct multilayer substrate, is manufactured, and decreases the number of use of the follower component on the front face of the upper layer and a bottom layer. Therefore, the magnitude of this multilayer circuit module is reduced sharply.

[0028] After using the design approach of this invention and defining the method used of each adjustment field, the follower component which exists and is related

to permission number-of-layers within the limits is designed, signal connection is carried out between each class using an injected hole, an isolation ground plane is used for a list, and a component is isolated effectively. In addition, a ceramic substrate has the good number of heat dilatometers, and, thereby, suits very much adjustment with integrated-circuit presentation of other not packing.

[0029] A basic follower component adjustment field contains the capacitor layer, resistive layer, and inductor layer according to individual about the best example of this invention indicated above. However, if it is not necessary to use the basic follower component which this circuit module has, the follower component of a different class is also arranged in the same layer, and can decrease a number of layers and the magnitude of a circuit module. For example, resistance or an inductor can be inserted into a capacitor layer. A capacitor and an inductor can also be inserted into a resistive layer, and resistance or a capacitor can be inserted in an inductor layer. Similarly, the sequence of the basic follower component layer in a basic follower component adjustment field shall also be changed, and the demand of a circuit module shall be suited. The effectiveness to form can be compromised in such a situation.

[0030] Having stated above is the desirable example of this invention, and it does not limit the range of operation of this invention. That is, each an equal change and the qualification which are performed by being in the generic claim of this invention shall belong in the generic claim of this invention.

[Translation done.]

*** NOTICES ***

**JPO and NCIP are not responsible for any
damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is basic circuit structural drawing of current wireless communication system.

[Drawing 2] It is the multilayer circuit structure of the wireless communication system adjustment-ized with the traditional technique.

[Drawing 3] It is the sectional view of the multilayer circuit module adjustment-ized with the traditional technique, and is left by that main ** and follower component in the upper layer and the bottom layer of this multilayer circuit module.

[Drawing 4] It is the sectional view of one example of the multilayer circuit module adjustment design approach which this invention systematized, and the main driving component is arranged on the front face of the upper layer of a multilayer circuit module, and a bottom layer.

[Drawing 5] It is the explanatory view of the connection between the component arranged on the upper front face of this invention, an internal wiring adjustment field, a basic follower component adjustment field, and an isolation ground plane.

[Drawing 6] They are the wiring layer of the component on the front face of upper of the multilayer circuit module of this invention, and the explanatory view of the isolation ground plane in an internal wiring adjustment field.

[Drawing 7] It is the explanatory view of the inductor adjustment layer of the inductor formed by the spiral line of this invention, the RF short circuit formed with the transmission line, and a RF isolation circuit.

[Drawing 8] It is the sectional view of another example of the multilayer circuit module of this invention, and the circuit element is merely arranged on much more front face of a multilayer circuit module.

[Drawing 9] Based on this invention, it is the explanatory view of a design and the adjustment-sized multilayer Bluetooth communication module.

[Drawing 10] Based on this invention, it is the explanatory view of a design and the adjustment-sized multilayer Bluetooth communication module.

[Drawing 11] Based on this invention, it is the explanatory view of a design and the adjustment-sized multilayer Bluetooth communication module.

[Description of Notations]

101 RF Front End Circuit

102 Modulation and Recovery Module

103 Baseband Control Circuit

104 Flash Memory Module

105 Non-Balancing [Balanced] Resistance Converter

106 Switching Diode

107 Power Amplifier

108 High Pass Filter

109 Antenna

201 Antenna

202 Filter

203 Non-Balancing [Balanced] Resistance Converter

204 High Frequency Switch

205 Transistor

206 Flash Memory Module

207 Circumference Follower Component

208 Fundamental-Frequency Integrated Circuit Device

209 RF Integrated Circuit Device

301 Antenna

302 Upper Adjustment Layer

303 Internal Wiring Layer

304 Isolation Ground Plane

305 Bottom Adjustment Layer

306 The Upper Integrated Circuit
307 The Upper Follower Component
308 The Upper Main Driving Component
309 Bottom Layer Follower Component
310 Bottom Layer Integrated Circuit
311 Bottom Layer Follower Component
312 Bottom Layer Main Driving Component
401 Surface Shielding Metal
402 Component
403 Stack Type Ceramic Substrate
404 Wiring Layer
405 Basic Follower Component Layer
406 RF Follower Component Layer
407 Basic Follower Component Layer
408 Wiring Layer
409 Component
410 Contact of BGA Gestalt
501-502 Integrated circuit device
503 Follower Component
504 Main Driving Component
505 Ream Tangent
506-508 Injected hole
509-512 Isolation ground plane
513-515 Injected hole
516 Embedding Print Type Capacitor
517 Embedding Stack Type Capacitor
521 Embedding Resistance
522 Ream Tangent
523-526 Injected hole
527-528 Isolation ground plane

601 611 Shielding metal
602 612 Component
603 613 Internal wiring adjustment field
604 614 Isolation ground plane
701 Transmission Line 702 Winding
703 704 Isolation ground plane
801 Shielding Metal 802 Component
803 Stack Type Ceramic Substrate
804 Wiring Layer
805 Johan Section Basic Follower Component Adjustment Field
806 RF Follower Component Adjustment Field
807 Bottom Half Section Basic Follower Component Adjustment Field
808 Contact of BGA Gestalt
809 Ground Plane
901 Upper Surface Element Field 902-904 Metal Layer
905 RF Integrated Circuit Device
907 Quartz Crystal Vibrator 908 Transistor
911 Ceramic Substrate 912 Embedding Antenna
913 915 Embedding balance non-balancing resistance converter
914 Philharmonic Embedding RF
916 917 Isolation ground plane
921 Fundamental-Frequency Signal Wiring Layer
922 Fundamental-Frequency Circuit Touch-down and DC-Power-Supply ****
923 Bottom Layer Front Face 924 Fundamental-Frequency Integrated Circuit
Device
925 Flash Memory Module 926 BGA Gestalt Contact

[Translation done.]

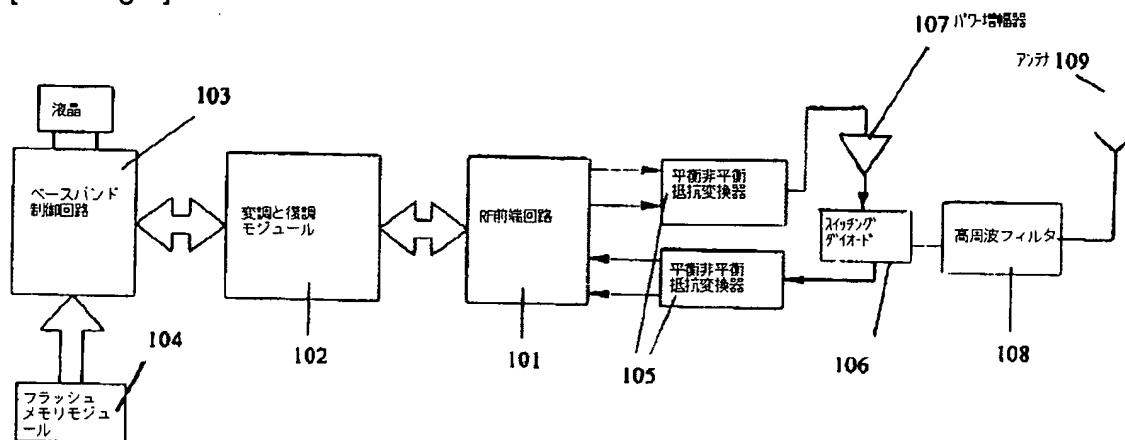
* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

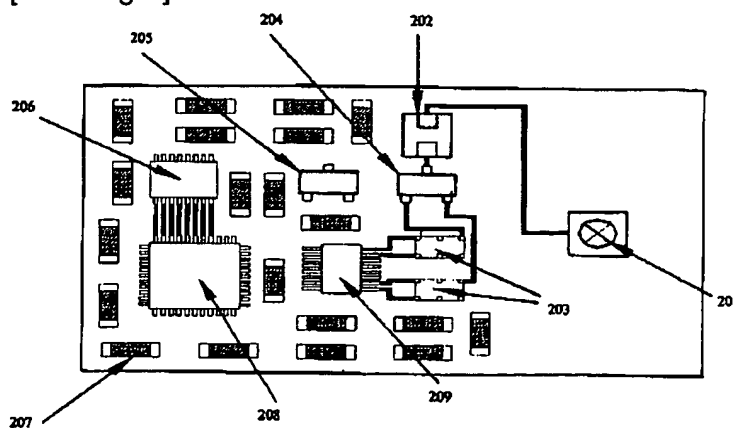
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

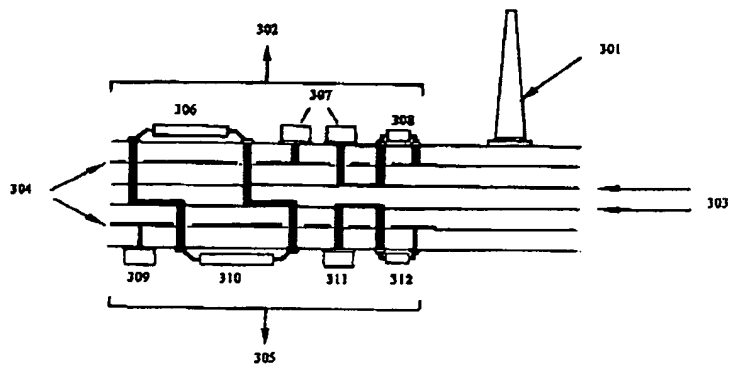
[Drawing 1]



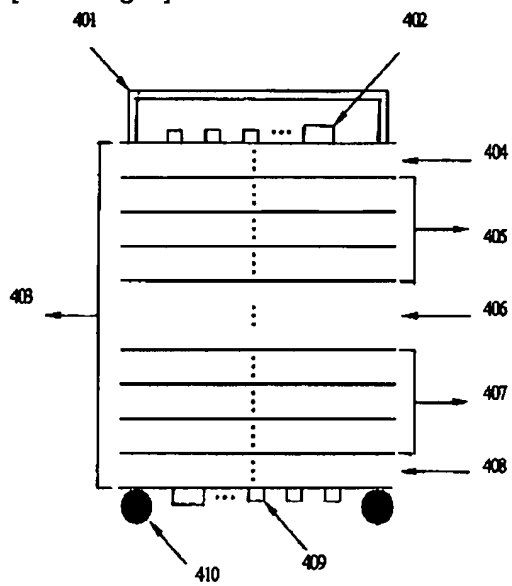
[Drawing 2]



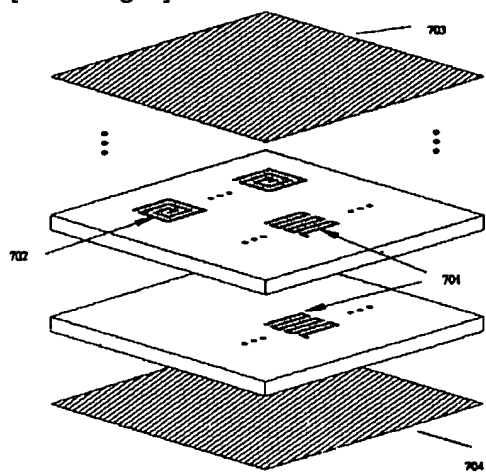
[Drawing 3]



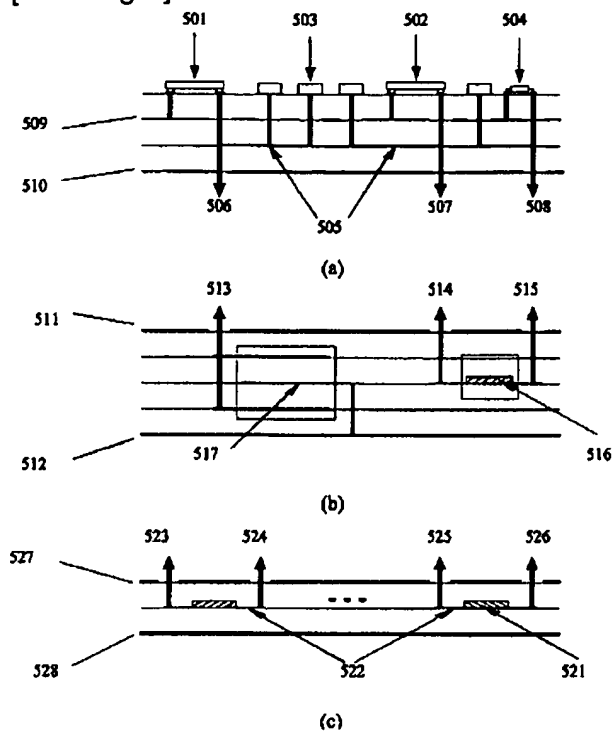
[Drawing 4]



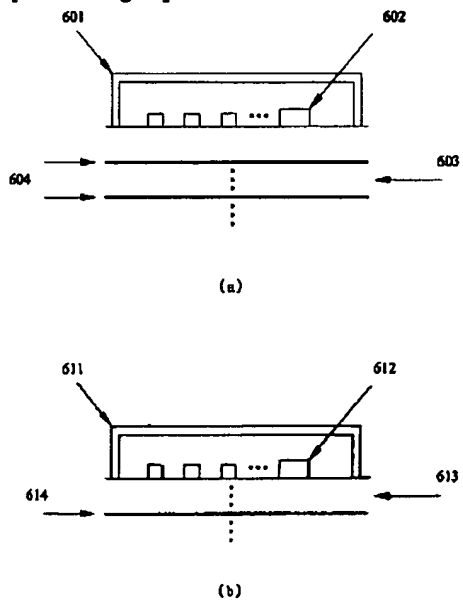
[Drawing 7]



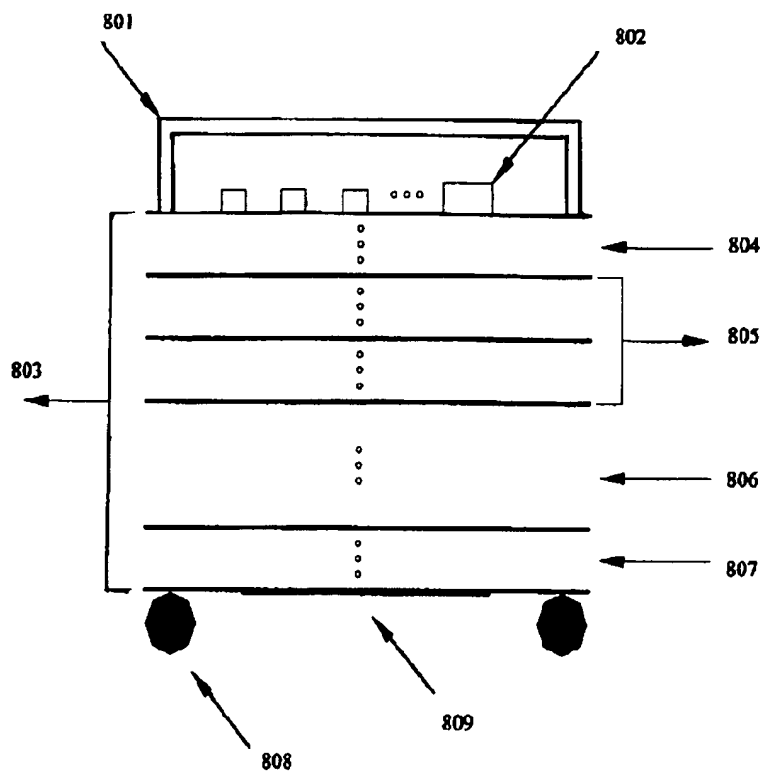
[Drawing 5]



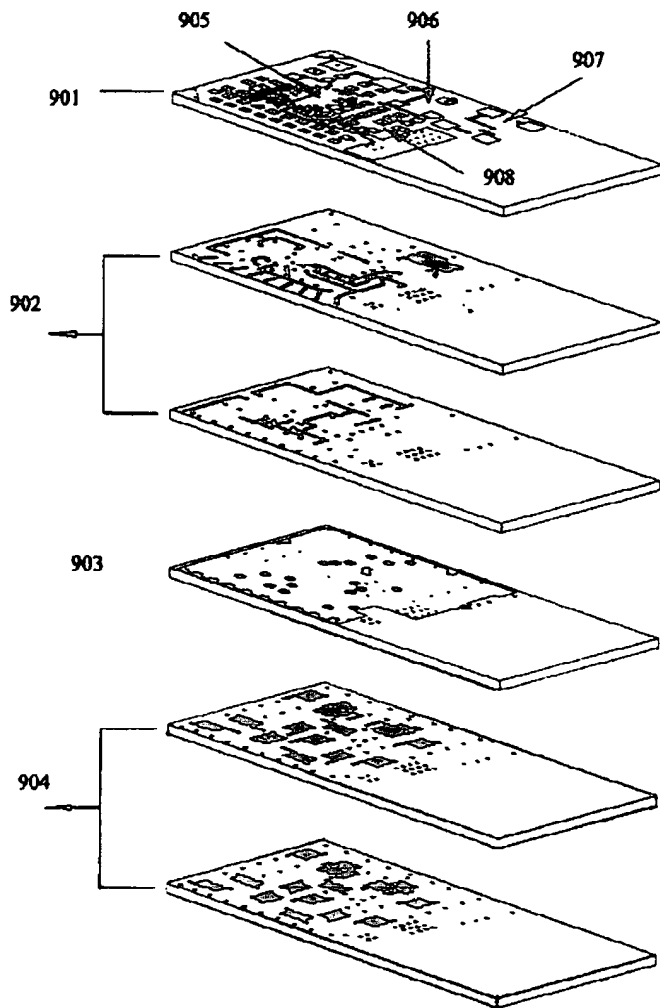
[Drawing 6]



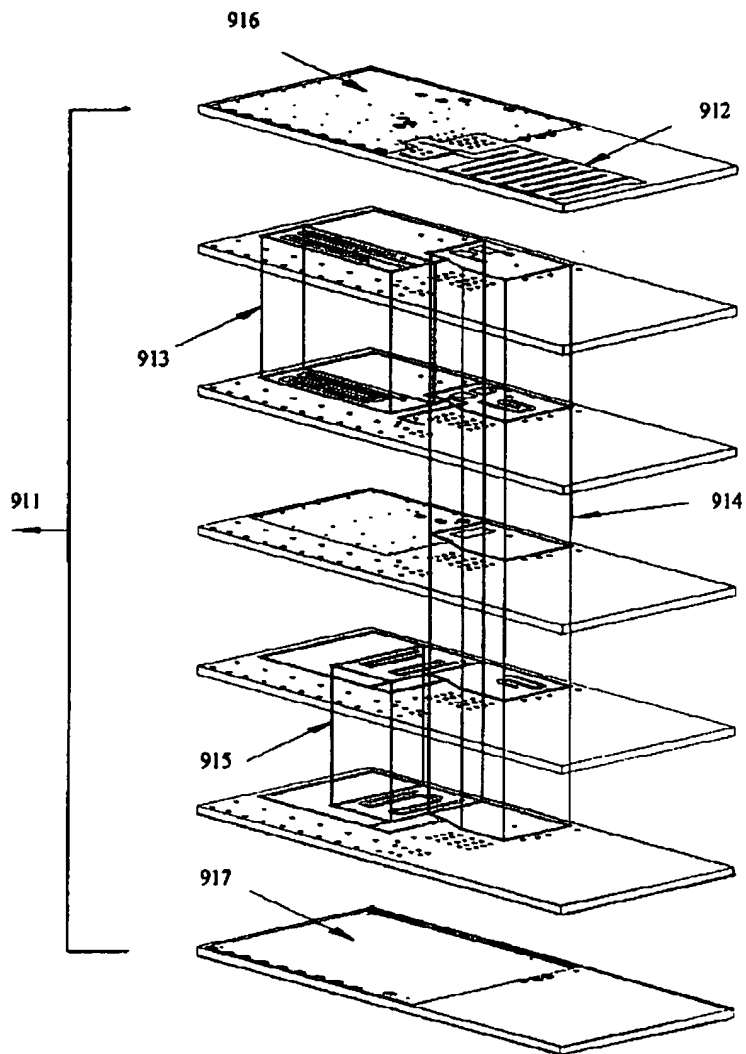
[Drawing 8]



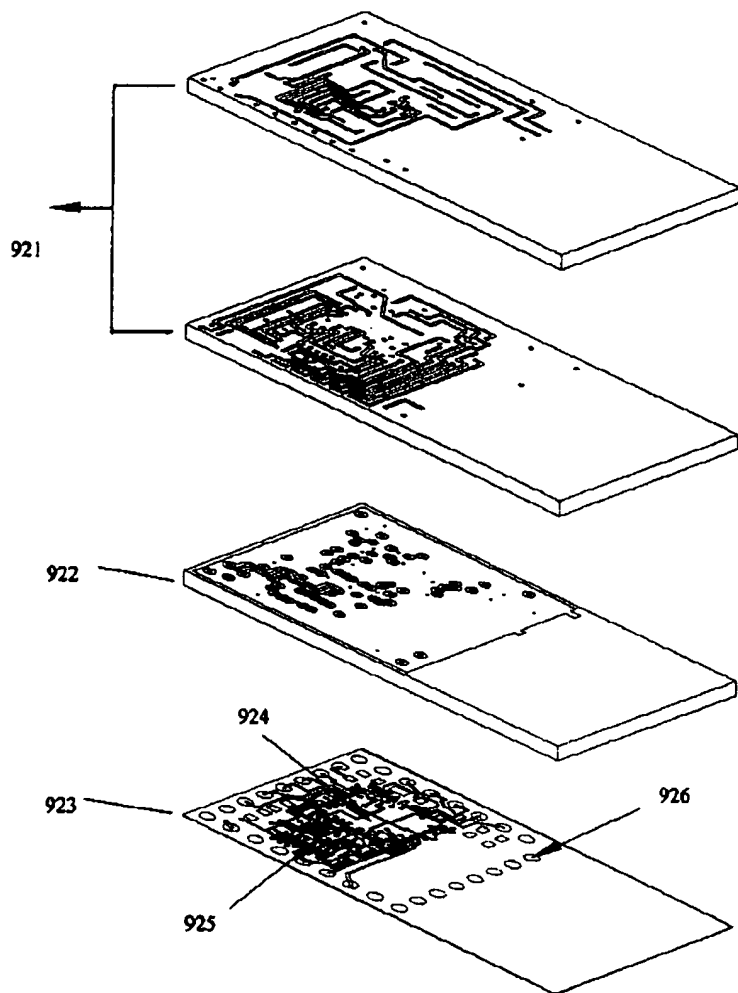
[Drawing 9]



[Drawing 10]



[Drawing 11]



[Translation done.]

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.